

Представитель в Санкт-Петербурге

ЦУКАНОВ Ю.В.

Tel.: 2 5 2 - 0 1 - 4 0

e-mail: inf @ autex.spb.ru



РАЗДЕЛ 8

АЦП для нормирования сигнала

РАЗДЕЛ 8: АЦП для нормирования сигнала

Уолт Кестер, Джеймс Брайант, Джо Бакстон

- **АЦП последовательного приближения**
- **АЦП последовательного приближения с мультиплексируемыми входами**
- **Законченные системы сбора данных на кристалле**
- **Сигма-дельта АЦП**
- **Измерительные низкочастотные сигма-дельта АЦП высокого разрешения**
- **Применение сигма-дельта АЦП в измерителях мощности**

Тенденции, просматриваемые при разработке и создании современных АЦП и ЦАП, направлены в сторону увеличения их скорости преобразования, улучшения разрешения и уменьшения уровня потребляемой мощности. Современные преобразователи данных обычно работают от $\pm 5\text{В}$ источника (биполярный источник питания) или от $+5\text{В}$ (однополярный источник питания). На самом деле, большинство современных конверторов работают с однополярным источником питания $+3\text{В}$. Такая направленность породила ряд проблем в конструировании и применении, которые были не так важны для предыдущего поколения конверторов, в которых применялись источники $\pm 15\text{В}$, а диапазон входных сигналов составлял $\pm 10\text{В}$.

Чем ниже напряжение источника питания, тем меньше диапазон входных напряжений и, следовательно, требуется большая помехозащищенность от всех потенциальных источников помех и шумов: от источников питания, от опорных источников, со стороны цифровых сигналов, со стороны магнитных и радиочастотных помех. При этом наиболее важным с точки зрения помехозащищенности является правильное расположение элементов на печатной плате, правильное выполнение заземления и корректные способы развязки. АЦП с одним источником питания часто имеют входной диапазон, который не включает в себя потенциал земли. Поиск соответствующих усилителей с однополярным питанием и выполнение сдвига уровня их входного сигнала при наличии гальванических связей в схеме, также становятся существенной проблемой.

Несмотря на указанные трудности, в настоящее время существуют компоненты, которые обеспечивают весьма высокое разрешение при низких напряжениях источника питания и малой потребляемой мощности. В этом разделе обсуждаются проблемы связанные с такими компонентами и демонстрируются методы успешного внедрения их в системы.

Наиболее популярные прецизионные АЦП для нормирования сигналов основываются на двух основных архитектурах: *АЦП последовательного приближения* и *сигма-дельта АЦП*. Ранее было показано, что архитектура следящего АЦП практически годна только для цифровых преобразователей с СКВТ, и ее редко используют в других приложениях прецизионного нормирования сигналов.

Флэш-АЦП и конвейерные АЦП широко используются в приложениях, где частоты выборок лежат в области сотен МГц, и абсолютно не подходят для приложений, связанных с прецизионным нормированием низкочастотных сигналов.

- ◆ Типовые напряжения источников питания: ± 5 В, +5 В, +5/+3 В, +3 В
- ◆ Малый динамический диапазон сигналов увеличивает чувствительность к помехам и шумам всех типов (устройств, источника питания, логики и т.д.)
- ◆ Шум устройства увеличивается при малых токах питания
- ◆ Существуют ограничения для входного напряжения синфазного сигнала
- ◆ Для реализации высокого разрешения желательно использование режимов автокалибровки

Рис.8.1. Конструктивные требования к АЦП с низким потреблением и низким питающим напряжением.

- ◆ АЦП последовательного приближения:
 - ◆ разрешение до 16 разрядов
 - ◆ время задержки минимально
 - ◆ используется в системах сбора данных с мультиплексированием
- ◆ Сигма-дельта АЦП:
 - ◆ разрешение до 24 разрядов
 - ◆ чрезвычайно высокая дифференциальная линейность
 - ◆ наличие встроенного цифрового фильтра, высокое ослабление переменного тока промышленной частоты
 - ◆ большое время задержки
 - ◆ существуют трудности с мультиплексированием входных сигналов из-за наличия конечного времени установления внутреннего цифрового фильтра
- ◆ АЦП высокоскоростных архитектур:
 - ◆ флэш-АЦП
 - ◆ конвейерный АЦП

Рис.8.2. Типы АЦП для нормирования сигналов.

АЦП последовательного приближения

АЦП последовательного приближения являются основой устройств нормирования сигналов уже в течение многих лет. Последние достижения в теории и технологии расширили область применения АЦП данного типа в мегагерцовый диапазон. Использование метода коммутации внутренних конденсаторов вместе с методами автокалибровки довели разрешение этих АЦП до 16 разрядов при использовании в производстве стандартных КМОП-процессов без дорогостоящей лазерной подгонки.

Основы построения АЦП последовательного приближения показаны на Рис.8.3. АЦП начинает выполнение преобразования по внешней команде. При подаче сигнала СТАРТ-ПРЕОБРАЗОВАНИЯ устройство выборки-хранения (УВХ) переключается в режим хранения и все разряды регистра последовательного приближения (РПП) сбрасываются в «0», исключая старший значащий разряд (СЗР), который устанавливается в «1». Регистр последовательного приближения управляет внутренним ЦАП. Если выходной сигнал ЦАП больше чем величина аналогового сигнала, то данный бит в РПП сбрасывается, в противном случае он остается установленным. Затем в «1» устанавливается следующий наибольший значащий разряд. Если выходной сигнал ЦАП больше, чем входной аналоговый сигнал, этот бит в РПП сбрасывается, в противном случае он остается установленным. Данный процесс повторяется по очереди для каждого разряда. После того как все разряды установлены, проверены и сброшены (или нет) должным образом, содержимое РПП будет соответствовать величине входного аналогового сигнала, и процесс преобразования завершится.

Конец преобразования обычно указывается сигналом «Конец преобразования» (EOC), «Данные готовы» (DRDY) или сигналом «Занято» (BUSY) (на самом деле, конец преобразования указывается состоянием сигнала «Не занято»). Полярности и названия этих сигналов могут быть различны в зависимости от АЦП, но сущность их сохраняется. В начале интервала преобразования этот сигнал переходит в высокое (или низкое) состояние и остается в нем до тех пор, пока преобразование не будет завершено, после этого сигнал возвращается в низкое (или высокое) состояние. Задний фронт сигнала обычно указывает на то, что процесс формирования данных завершен.

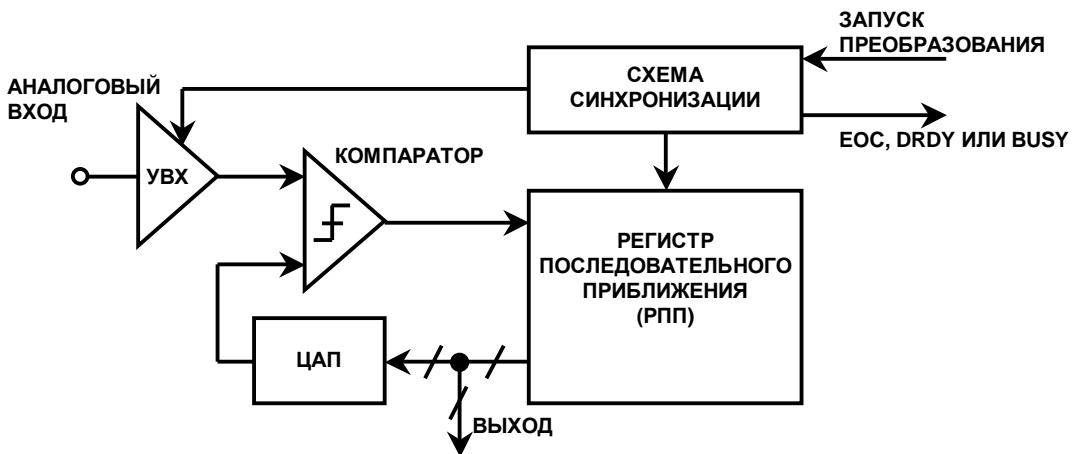


Рис.8.3. АЦП последовательного приближения.

Процесс N-разрядного преобразования занимает N шагов. На первый взгляд кажется, что 16-разрядный АЦП имеет удвоенное время преобразования по сравнению с 8-разрядным, но это не так. В 8-разрядном АЦП ЦАП должен устанавливаться до 8-разрядной точности до того, в то время как в 16-разрядном АЦП он должен устанавливаться с 16-разрядной точностью, что требует большего времени.

На практике 8-разрядный АЦП последовательного приближения может выполнять цикл преобразования несколько сотен наносекунд, в то время как 16-разрядный АЦП потребует для этого нескольких микросекунд. Отметим, что точность и линейность АЦП с РПП определяется главным образом внутренним ЦАП. До настоящего времени наиболее прецизионные АЦП с РПП использовали ЦАП с тонкопленочными резисторами с лазерной подгонкой для получения необходимой точности и линейности. Процесс подгонки тонкопленочных резисторов увеличивает стоимость, а величины тонкопленочных резисторов могут резко измениться при возникновении механических напряжений во время установки изделия в корпус.

По этой причине ЦАП с коммутируемыми конденсаторами (или с перераспределением заряда) стали популярными в новых АЦП с РПП. Преимущества ЦАП на коммутируемых конденсаторах состоит в том, что точность и линейность, главным образом, определяются процессом фотолитографии, который, в свою очередь, определяет площадь поверхности конденсатора и его емкость и равным образом степень взаимной согласованности конденсаторов. Вдобавок, рядом с основными конденсаторами можно расположить ряд малых, дополнительных, которые подключаются параллельно основным в процедуре авто-калибровки для получения высокой точности и линейности без процесса лазерной подгонки. Температурная согласованность между коммутируемыми конденсаторами может быть лучше 1 ppm/°C, тем самым достигается высокая степень температурной стабильности устройства в целом.

Простой 3-разрядный ЦАП на коммутируемых конденсаторах показан на Рис.8.4. Все переключатели показаны в состоянии слежения, т.е. в том режиме, когда аналоговое входное напряжение A_{IN} постоянно заряжает (или разряжает) параллельное соединение цепочки конденсаторов. Режим хранения включается размыканием ключа S_{IN} , что сохраняет заданное входное напряжение на цепочке конденсаторов. Затем размыкается ключ S_C , что приводит к тому, что напряжение в точке A будет меняться с изменением состояния ключей. Если S_1, S_2, S_3 и S_4 соединить с землей, напряжение равное $(-A_{IN})$ появится в точке A. Далее ключ S_1 подключается к V_{REF} , и напряжение равное $V_{REF}/2$ добавляется к $(-A_{IN})$. После этого компаратор принимает решение о состоянии бита СЗР и РПП либо оставляет S_1 подключенным к V_{REF} , либо подключает его к земле, в зависимости от состояния выхода компаратора (который находится в высоким или низком состоянии, зависит от того, какой величины напряжение в точке A, соответственно, отрицательное или положительное). Подобные операции выполняются для оставшихся двух разрядов. По окончанию интервала преобразования S_1, S_2, S_3, S_4 и S_{IN} подключаются к A_{IN} , а S_C подключается к земле и конвертор готов для выполнения следующего цикла преобразования.

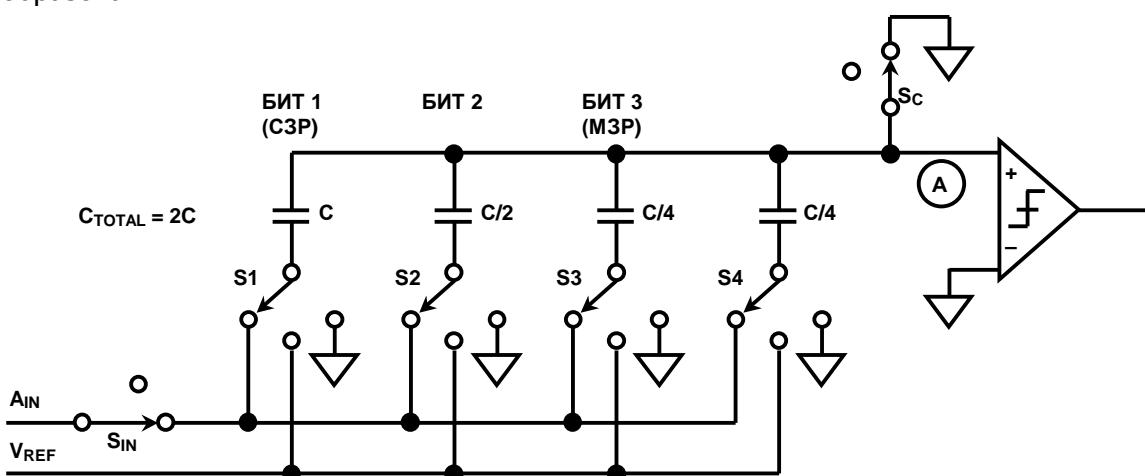


Рис.8.4. 3-разрядный ЦАП на коммутируемых конденсаторах.

Отметим, что дополнительный конденсатор младшего разряда ($C/4$ в случае 3-разрядного ЦАП) требуется для того, чтобы сделать полную величину емкости цепочки конденсаторов равной $2C$ с тем, чтобы выполнялось двоичное деление при коммутации конденсаторов индивидуальных разрядов.

Работа ЦАП на основе конденсаторов (сар DAC) подобна работе резистивного ЦАП на основе цепочки резисторов $R/2R$. Когда конденсатор данного разряда подключается к V_{REF} , делитель напряжения образованный конденсатором данного разряда и полной емкостью ($2C$) добавляет к узлу A напряжение равное весу этого бита. Когда конденсатор разряда подключается к земле, та же самая величина напряжения вычитается из узла A .

Вследствие своей популярности, модификации АЦП последовательного приближения существуют в широком диапазоне разрешений, скоростей преобразования, вариантов исполнения входов и выходов, вариантов корпусов и стоимостей. Было бы невозможно попытаться перечислить все АЦП данного типа, и на Рис.8.5 показаны только типичные представители АПЦ с РПП, изготавливаемые в настоящее время фирмой Analog Devices. Отметим, что многие устройства представляют собой законченные системы сбора данных с входными мультиплексорами, которые позволяют с помощью единственного ядра АЦП обрабатывать несколько аналоговых каналов.

	Разрешение [разрядов]	Частота выборки [КГц]	Потребляемая мощность [мВт]	Число каналов
AD7472	12	1500	9	1
AD7891	12	500	85	8
AD7858/AD7859	12	200	20	8
AD7887/AD7888	12	125	3.5	8
AD7856/AD7857	14	285	60	8
AD974	16	200	120	4
AD7670	16	1000	250	1

Рис.8.5. Основные сравнительные характеристики для АЦП с РПП и одним источником питания.

Несмотря на существующее разнообразие, основные временные диаграммы большинства АЦП с РПП похожи и относительно понятны (см. Рис.8.6). Процесс преобразования инициируется подачей сигнала СТАРТ-ПРЕОБРАЗОВАНИЯ. *CONVST* - импульс отрицательной полярности, положительный фронт которого инициирует преобразование. По этому перепаду внутреннее устройство выборки-хранения (УВХ) переводится в режим хранения и осуществляется перебор всех разрядов по алгоритму РПП. Отрицательный фронт импульса *CONVST* переводит линии *EOTC* или *BUSY* в высокое состояние. Когда преобразование завершается, линия *BUSY* переходит в низкое состояние, указывая на окончание процесса. В большинстве случаев задний фронт линии *BUSY* можно использовать как указание на готовность выходных данных и его можно использовать в качестве строба записи данных во внешний регистр. Однако вследствие большой разницы в терминологии и конструкции, прежде чем использовать данный конкретный АЦП необходимо сначала ознакомиться с данными из технических описаний.

Следует отметить, что некоторые АЦП с РПП требуют наличия внешней тактовой частоты, кроме команды СТАРТ-ПРЕОБРАЗОВАНИЯ. В большинстве случаев нет особой необходимости в их взаимном фазировании. Частота внешнего генератора, если таковой требуется, лежит обычно в диапазоне от 1 МГц до 30 МГц, в зависимости от времени

преобразования и разрешения АЦП. Другие АЦП с РПП имеют внутренний генератор, и требуется только одна внешняя команда СТАРТ-ПРЕОБРАЗОВАНИЯ.

В соответствие со своей архитектурой, АЦП с РПП позволяет выполнять однократное преобразование с любой частотой повторения от постоянного тока до максимальной частоты преобразования данного конвертора.

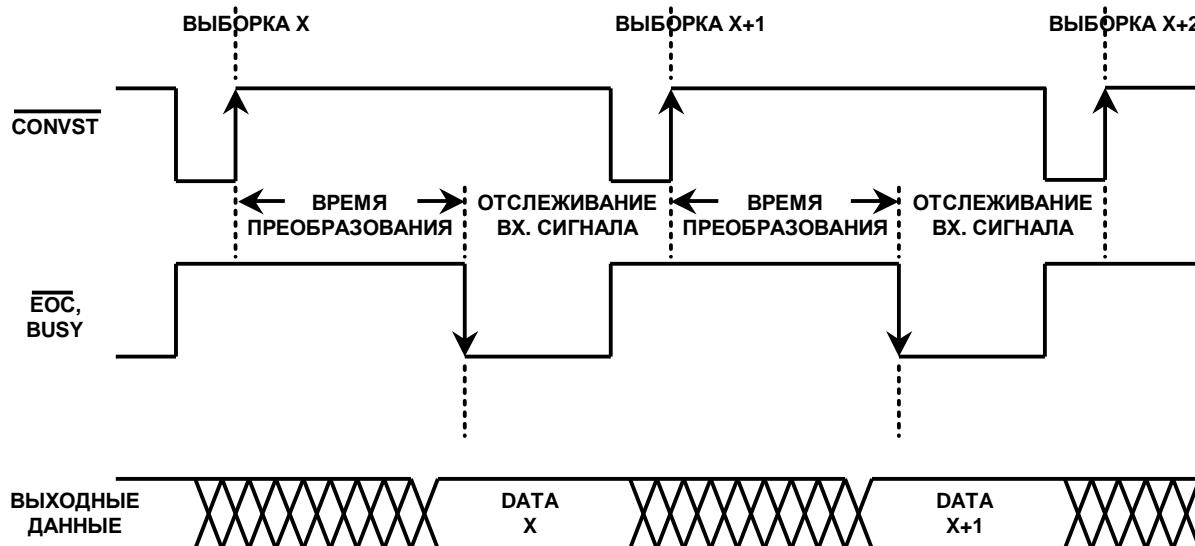


Рис.8.6. Временная диаграмма типового АЦП с РПП.

В АЦП с РПП выходная информация в данном цикле становится корректной в конце интервала преобразования. Для других типов АЦП, таких как сигма-дельта или АЦП с конвейерной архитектурой это не так (см. Рис.8.7).

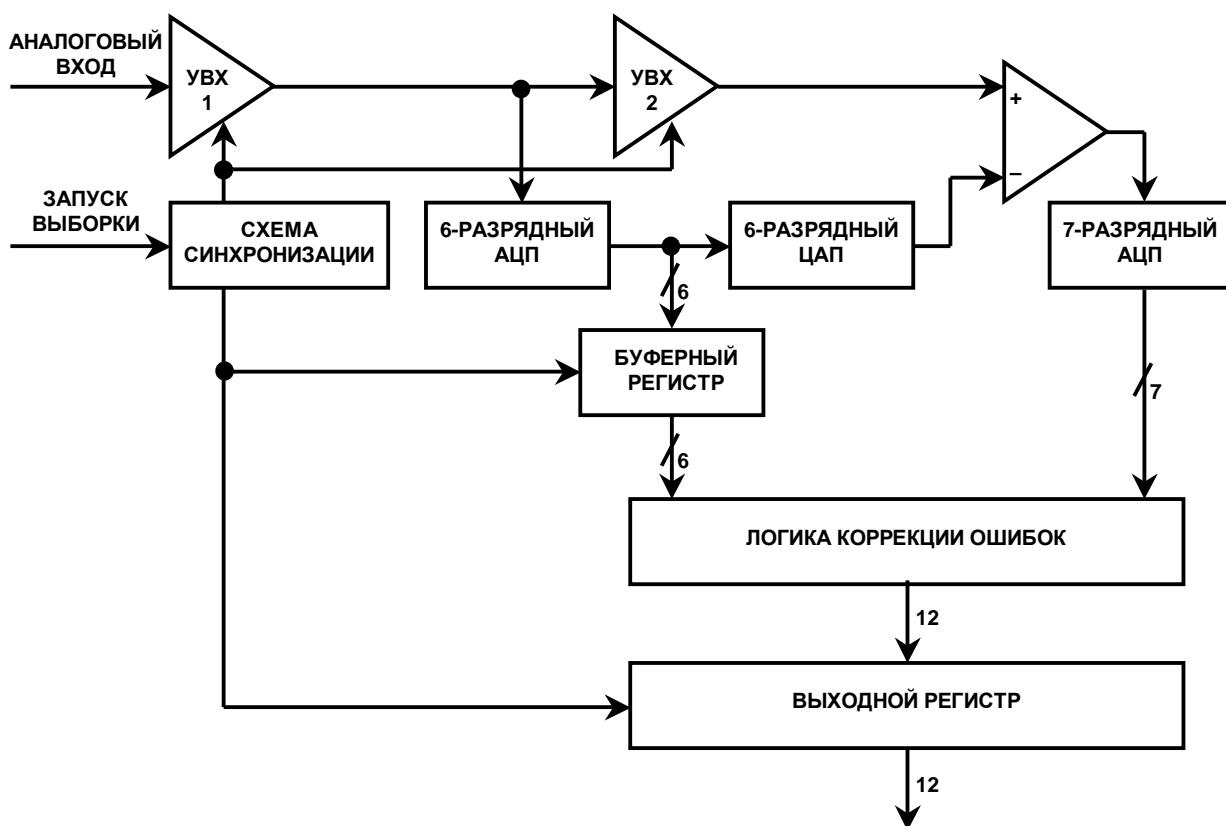
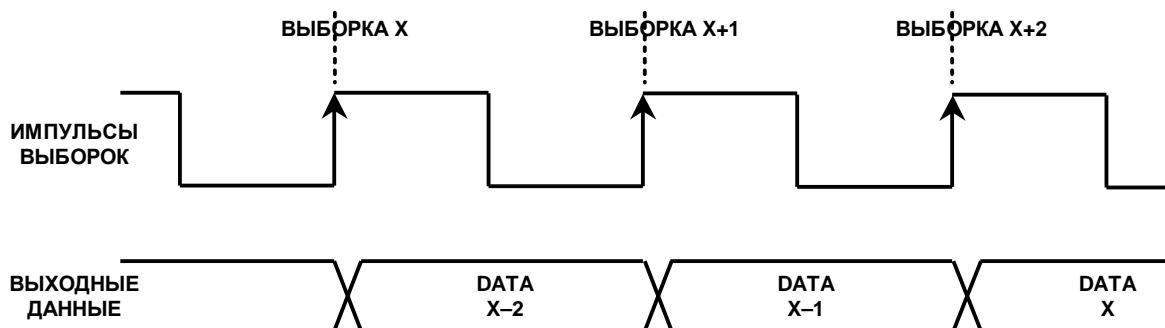


Рис.8.7. Двухкаскадный АЦП с конвейерной архитектурой.

АЦП, показанный на рисунке, является двухкаскадным конвейерным 12-разрядным преобразователем. Первое преобразование выполняется с помощью 6-разрядного АЦП, который управляет 6-разрядным ЦАП. Выход 6-разрядного ЦАП представляет собой 6-битное приближение входного аналогового сигнала. Отметим, что УВХ2 хранит аналоговый сигнал, пока 6-разрядный АЦП выполняет преобразование и устанавливается 6-разрядный ЦАП. Сигнал с ЦАП затем вычитается из аналогового сигнала с УВХ2, усиливается и кодируется с помощью 7-разрядного АЦП. Выходы двух преобразований объединяются, а дополнительный (седьмой) бит используется для коррекции ошибок, появившихся при первом преобразовании. Типовая временная диаграмма, данного типа конвертора показана на Рис.8.8. Отметим, что выходные данные, получаемые после выборки X , в действительности соответствуют выборке $X-2$, т.е. существует задержка конвейера на два тактовых цикла. Архитектура конвейерного АЦП обычно ассоциируется с высокоскоростными АЦП, и в большинстве приложений задержки конвейера не являются существенной проблемой для системы.

Однако если необходимо чтобы АЦП выполнял однократные преобразования, в приложении, где требуется соотношение 1:1 между моментом выборки и соответствующими ему данными, тогда задержка конвейера может создать определенную проблему, и АЦП с РПП будут в этом случае более предпочтительны. Задержка конвейера может также создать проблему в высокоскоростной системе управления с замкнутым контуром или в приложениях с мультиплексированием входов. К тому же, некоторые конвейерные АЦП имеют минимально-допустимую скорость преобразования и должны находиться в состоянии постоянного циклического преобразования с тем, чтобы избежать насыщения внутренних узлов.

**Рис.8.8. Временная диаграмма типового конвейерного АЦП.**

АЦП с РПП на коммутируемых конденсаторах обычно имеет небуферизованную входную цепь, подобную той, которая изображена на Рис.8.9 для АЦП AD7858/AD7859. В течение времени восстановления аналоговый вход должен зарядить эквивалентную входную емкость (20 пФ) до корректной (амплитудной) величины. Если на входе существует сигнал постоянного тока с сопротивлением источника сигнала R_s , и имеется последовательное внутреннее сопротивление ключей 125 Ω , то это соединение определит постоянную времени. Для обеспечения 12-разрядной точности на установку АЦП потребуется около 9 постоянных времени, и это определяет минимально возможное время восстановления данного АЦП. (Установка до 14-разрядной точности требует около 10 постоянных времени, а 16-разряной - около 11).

$$t_{ACQ} = 9 \times (R_s + 125)\Omega \times 20 \text{ пФ}$$

Например, если $R_S = 50\Omega$, время восстановления, в соответствии с приведенной формулой, должно составлять, по меньшей мере, 310 нс.

Для приложений, связанных с переменным током, следует использовать источник с низким импедансом, для того чтобы предотвратить искажения, связанные с нелинейностью входной цепи АЦП. При работе с однополярным источником питания следует использовать ОУ с быстрым временем установления и выходом от-питания-до-питания, такой как AD820. При этом операционный усилитель будет восстанавливаться очень быстро от действия помех, наведенных на вход коммутацией внутренних ключей АЦП. На Рис.8.9 на выходе AD820 установлен НЧ-фильтр, состоящий из резистора 50Ω и конденсатора 10 нФ (частота среза фильтра около 320 КГц). Этот фильтр исключает высокочастотные составляющие, которые обязаны своим появлением комбинационным помехам и шумам.

Использование для питания ОУ однополярного источника в данном приложении требует специального рассмотрения уровней сигналов. AD820 включен в инверсном режиме и его усиление по сигналу составляет «-1». Его прямой вход смещен на величину +1.3 В с помощью делителя $10.7\text{ к}\Omega / 10\text{ к}\Omega$, что приводит к тому, что при $V_{IN} = 0$ В выходное напряжение составляет +2.6 В, а для $V_{IN} = +2.5$ В составляет +0.1 В. Это смещение устанавливается по той причине, что выход AD820 не может достигнуть потенциала земли, а ограничен напряжением насыщения NPN-транзистора выходного каскада (V_{CESAT}), которое при данной нагрузке составляет около 50 мВ. Входной диапазон для АЦП также смещен на +100 мВ путем подачи +100 мВ с делителя $412\text{ }\Omega / 10\text{ к}\Omega$ на вход A_{IN} .

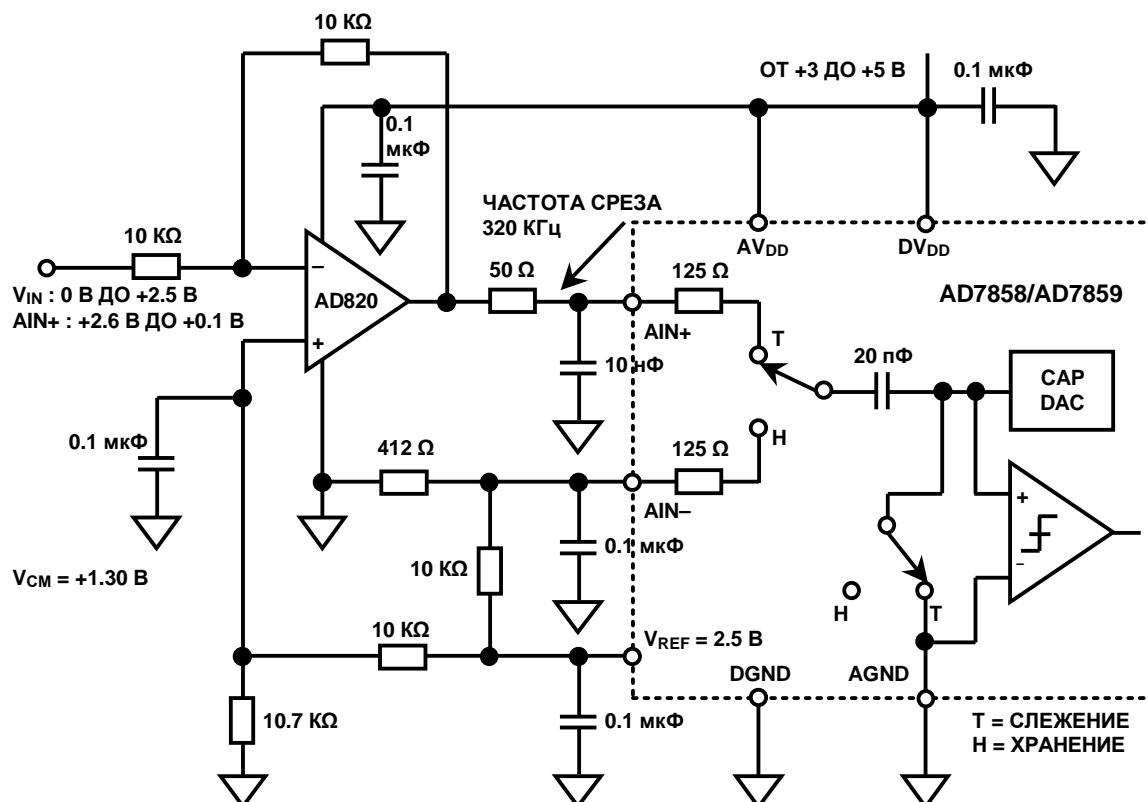


Рис.8.9. Буферизация входов 12-разрядного АЦП AD7858/AD7859 на коммутируемых конденсаторах с частотой выборок 200 КГц.

Семейство AD789X АЦП с РПП и однополярным питанием (также как и AD974, AD976, AD977) включают в свой состав аттенюатор из тонкопленочных резисторов и устройство сдвига нуля на аналоговом входе с тем, чтобы можно было работать в широком диапазоне входных сигналов и при любой их полярности.

Упрощенная схема входной цепи AD7890-10, АЦП 12-разрядов, 8 каналов показана на Рис.8.10. Данная схема позволяет квантовать входное напряжение $\pm 10\text{V}$, даже при работе с однополярным источником питания $+5\text{V}$. Цепочка тонкопленочных резисторов $R1/R2/R3$ обеспечивает требуемые ослабление и сдвиг уровня для преобразования входного сигнала $\pm 10\text{V}$ в сигнал от 0 до $+2.5\text{V}$, который далее квантуется внутренним АЦП. Данный тип входа не требует специального буфера, поскольку $R1$ обеспечивает развязку входа от цепи конвертора. Тем не менее, внутреннее сопротивление источника сигнала, R_s , должно быть достаточно низким для предотвращения ошибок усиления, обусловленных делителем $R_s/R1$.

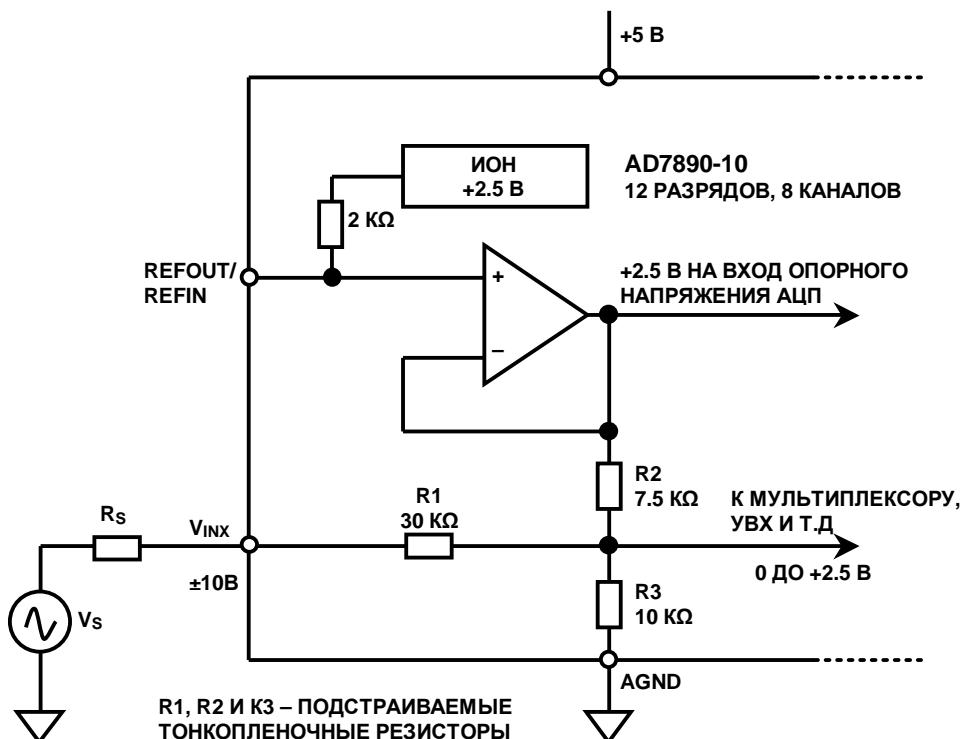


Рис.8.10. АЦП с однополярным источником питания и масштабируемыми входами.

АЦП последовательного приближения с мультиплексируемыми входами

Мультиплексирование входов является основой для многих систем сбора информации и для успешного создания системы сбора данных требуется четкое понимание работы мультиплексоров. Переключатели для систем сбора данных, особенно когда они интегрированы в состав ИС, обычно бывают КМОП-типа, как показано на Рис.8.11. Применение Р-канальных и Н-канальных MOSFET транзисторов в параллельном включении уменьшает изменение величины сопротивления во включенном состоянии ключа (R_{ON}), как функции от входного напряжения. В зависимости от типа устройства сопротивление во включенном состоянии может меняться от менее 5Ω до нескольких сотен Ом. Изменение сопротивления во включенном состоянии как функции входного сигнала (часто называемого R_{ON} -модуляция) может привести к искажениям, если мультиплексор будет управлять некоторой, заметной по величине, нагрузкой и поэтому весьма важно постоянство величины R_{ON} .

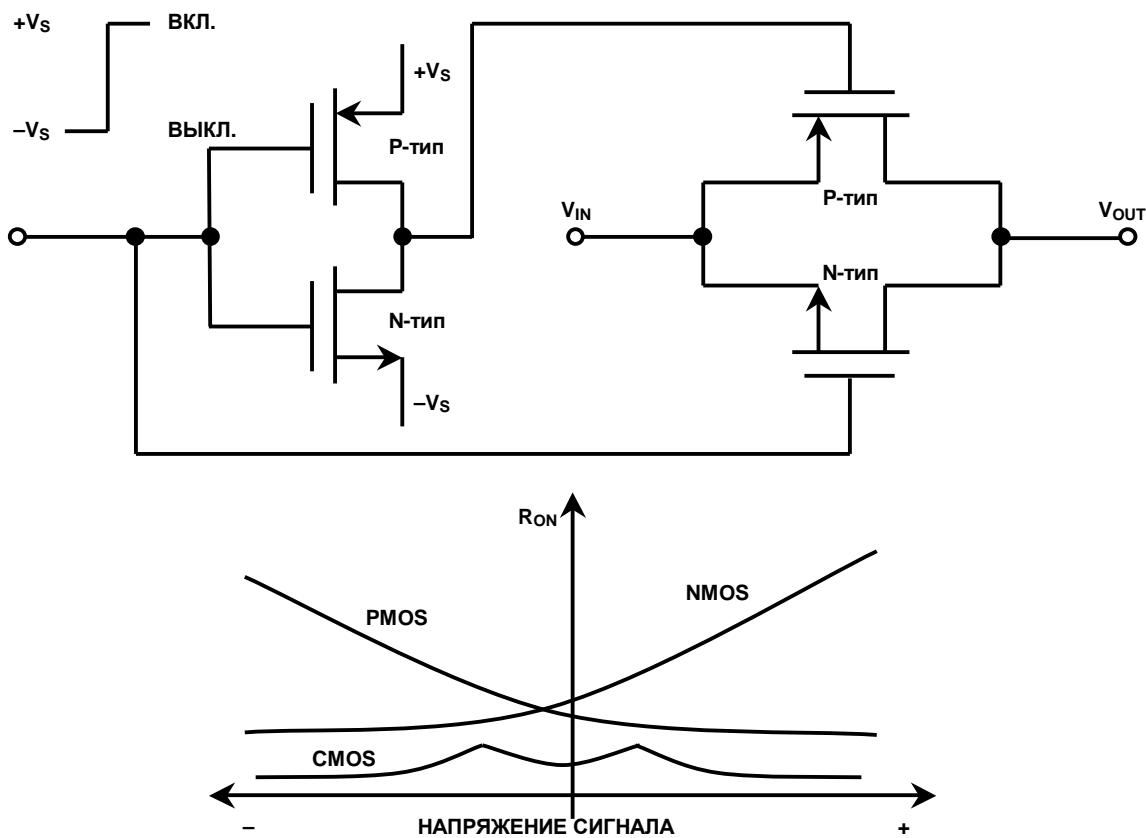


Рис.8.11. Основы работы аналогового КМОП-ключа.

Вследствие не нулевых величин R_{ON} и его модуляции, выходы мультиплексора должны быть отделены от нагрузки с помощью соответствующего буферного усилителя. Отдельный буфер не требуется только в том случае, когда мультиплексор управляет входами с высоким импедансом, как, например, вход усилителя с программируемым усилением, УВХ или АЦП, но будьте внимательны! некоторые УВХ и АЦП потребляют на высокой частоте весьма высокие импульсные токи и нельзя допускать того, чтобы они управлялись небуферизованным мультиплексором. Основные характеристики мультиплексора следующие: время переключения, сопротивление во включенном состоянии, постоянство сопротивления во включенном состоянии, величина изоляции в выключенном состоянии и величина перекрестных наводок.

Диапазон времен переключения мультиплексора лежит в области от 20 нс до более 1 мкс, R_{ON} от 5 Ω до нескольких сотен Ом, с величиной изоляции в выключенном состоянии от 50 до 90 дБ.

Для того чтобы создать мультиплексор необходимо соединить несколько КМОП-ключей, как показано на Рис.8.12. Число входных каналов бывает обычно от 4 до 16, в некоторых случаях мультиплексоры имеют внутреннюю логику декодирования и регистр адреса канала, в других случаях эти функции должны выполняться внешним образом. Неиспользуемые входы мультиплексора следует заземлять, в противном случае точность системы может существенно пострадать. Ключи мультиплексора могут оптимизироваться для различных приложений, как показано на Рис.8.13.

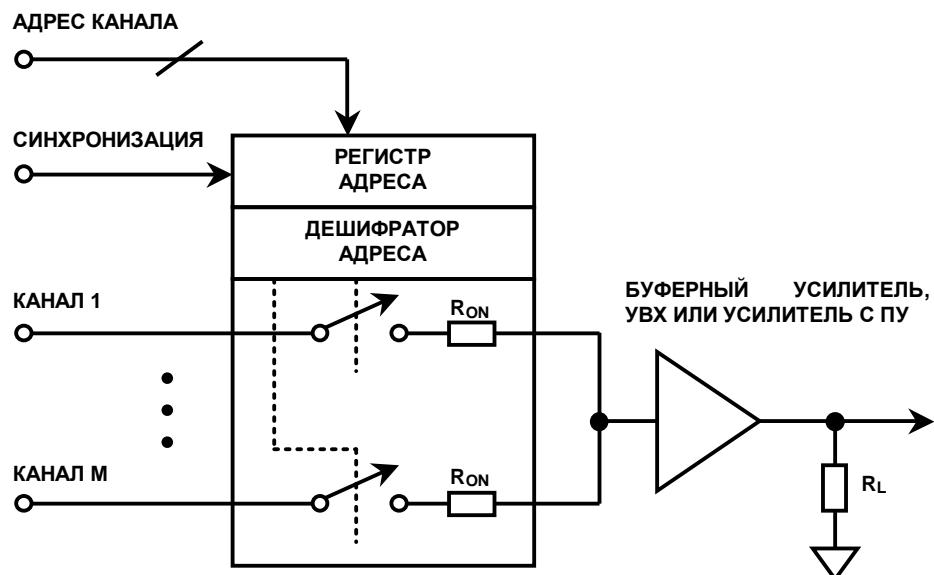


Рис.8.12. Упрощенная схема типового аналогового мультиплексора.

- ◆ ADG508F, ADG509F, ADG527F: питание ± 15 В
 - ◆ R_{ON} меньше 300 Ω
 - ◆ Время переключения меньше 250 нс
 - ◆ Электрическая защита входов и выходов (-40 В до +55 В)
- ◆ ADG451, ADG452, ADG453: питание ± 15 В, +12 В, ± 5 В
 - ◆ R_{ON} меньше 5 Ω
 - ◆ Время переключения меньше 180 нс
 - ◆ Электрическая защита 2 кВ
- ◆ Семейства ADG7XX: однополярное питание, от +1.8 В до 5.5 В
 - ◆ R_{ON} меньше 5 Ω , изменение величины R_{ON} менее 2 Ω
 - ◆ Время переключения меньше 20 нс

Рис.8.13. Новости в области дискретных ключей и мультиплексоров.

Система сбора данных с мультиплексированием M каналов показана на Рис.8.14. Одновременно на диаграмме показаны типовые временные соотношения для АЦП с РПП. Процесс преобразования инициируется по положительному перепаду импульса CONVST.

Если необходимо получение максимальной производительности, мультиплексор переключается на следующий канал в тот же самый момент времени.

Это позволяет мультиплексору устанавливаться практически в течение всего времени преобразования ($1/f_s$). Однако необходимо помнить, что возможно присутствие положительного сигнала с величиной верхнего предела на одном канале мультиплексора и отрицательного сигнала с величиной нижнего предела на другом, поэтому выход мультиплексора должен устанавливаться по перепаду полной шкалы в течение отведенного времени.

На Рис.8.14 также показаны входные фильтры на каждом входном канале. Эти фильтры являются фильтрами комбинационных частот для исключения спектральных составляющих сигналов выше половины частоты выборки на канал. Если АЦП работает с частотой выборок f_s и мультиплексор перемещается по M -каналам, то частота выборки на канал составит f_s/M . Входные НЧ-фильтры должны иметь достаточное ослабление на частоте $f_s/2M$ для предотвращения ограничений динамического диапазона из-за наличия комбинационных частот.

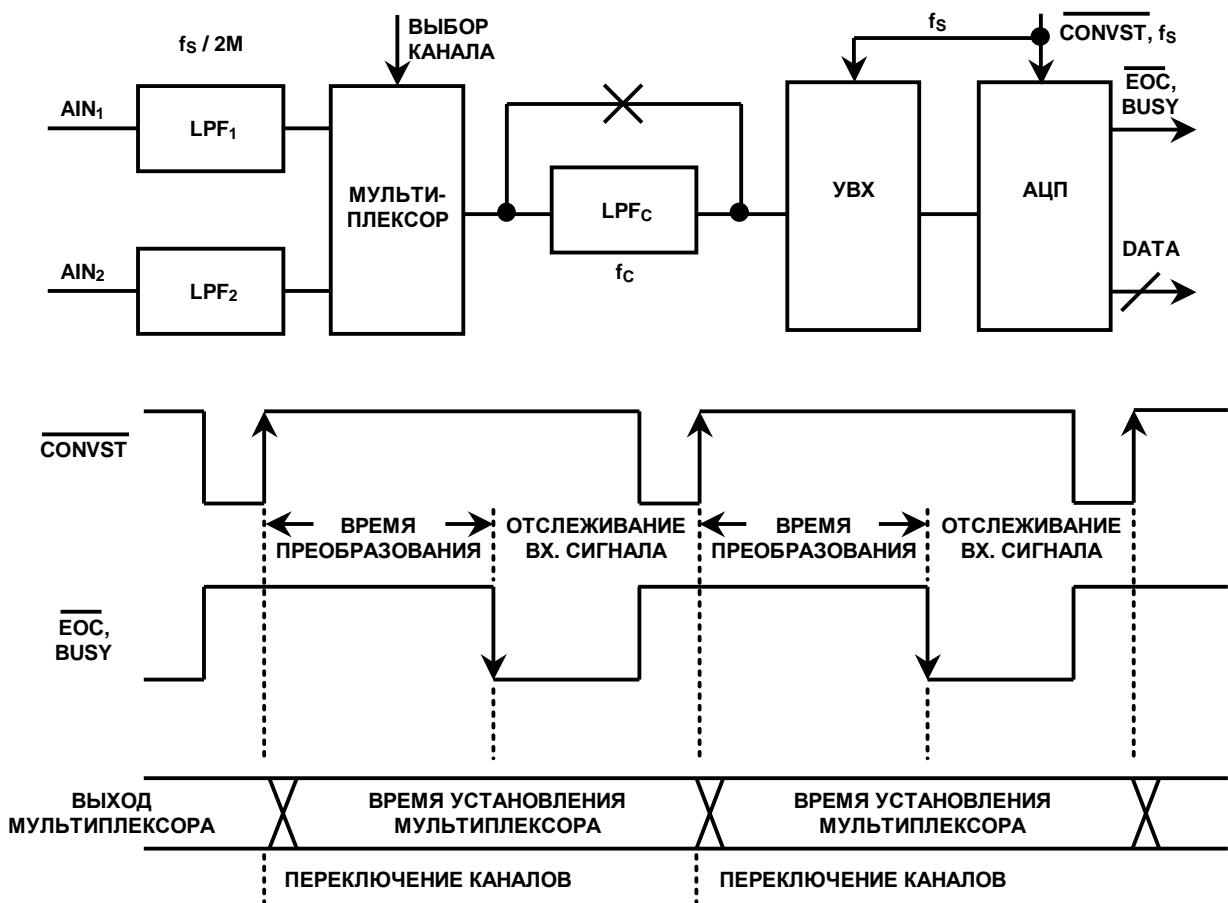


Рис.8.14. Фильтрация в мультиплексированном АЦП с РПП и временные диаграммы.

При этом нет необходимости, чтобы выборки по каждому каналу происходили с одной и той же скоростью, поэтому входные НЧ-фильтры для разных каналов нужно подбирать индивидуально в соответствии с реальными скоростями выборок и полосой сигнала ожидаемой в каждом канале.

Часто между выходом мультиплексора и входом УВХ помещается НЧ-фильтр, на Рис.8.14 он обозначен как LPF_c . Следует тщательно выбирать его частоту среза, так как данная постоянная времени непосредственно влияет на время установления

мультиплексора. На Рис.8.15 приводится число постоянных времени, n , требуемое для достижения требуемой точности в случае однополюсного НЧ-фильтра.

Разрешение	МЗР (% от полной шкалы)	Число постоянных временем, n	f_c/f_s
6	1.563	4.16	0.67
8	0.391	5.55	0.89
10	0.0977	6.93	1.11
12	0.0244	8.32	1.32
14	0.0061	9.70	1.55
16	0.00153	11.09	1.77
18	0.00038	12.48	2.00
20	0.000095	13.86	2.22
22	0.000024	15.25	2.44

f_s = частота выборок АЦП

f_c = частота среза НЧ-фильтра (LPF_c)

Рис.8.15. Время установления однополюсного фильтра для достижения требуемой точности.

Если постоянная времени LPF_c составляет τ и его частота среза f_c , то

$$f_c = \frac{1}{2\pi\tau}$$

Но частота выборок f_s соотносится с ($n \cdot \tau$):

$$f_s < \frac{1}{n \cdot \tau}$$

Объединяя два эти равенства и решая их относительно f_c , получаем:

$$f_c > \frac{n \cdot f_s}{2\pi}$$

В качестве примера предположим, что имеется 12-разрядный АЦП с частотой выборки 100 КГц. Из таблицы $n = 8.32$, и поэтому в соответствии с последним равенством $f_c > 132$ КГц. В то время как этот фильтр предотвращает проникновение широкополосного шума в УВХ, он не выполняет функцию, которая выполняется фильтрами комбинационных частот на входе каждого канала, индивидуальная частота среза которых может быть много ниже.

По этой причине, только некоторые интегральные схемы сбора данных с мультиплексорами на входе дают внешний доступ к выходу мультиплексора и к выходу УВХ. Если же такой доступ дается и используется LPF_c , то для достижения необходимой точности, нужно соблюдать требования по времени установления.

Законченные системы сбора данных на одном кристалле

Микросхемы высокой степени интеграции, ориентированные на аналого-цифровую обработку позволяют располагать на одном кристалле большие и сложные системы сбора данных. В настоящее время большинство элементов цепей нормирования сигналов, включая мультиплексоры, усилители с программируемым усилением и УВХ можно воспроизвести на том же самом кристалле, что и АЦП. Высокий уровень интеграции позволяет выполнять спецификацию и тестирование системы сбора данных (ССД) (DAS), как одну достаточно сложную операцию.

Такая конструкция ССД освобождает разработчика от значительного бремени по тестированию и расчету бюджета погрешностей. Характеристики по постоянному и переменному току законченной системы сбора данных специфицируются одной законченной функцией, которая исключает необходимость проведения рабочих расчетов по всему набору спецификаций с учетом наихудшего случая по каждому из параметров. Законченная монолитная система имеет более высокие рабочие характеристики и более низкую стоимость, чем в случае реализации ее на дискретных элементах. Более того, калибровка системы более проста и фактически многие монолитные ССД имеют в своем составе режим самокалибровки, с функциями как внутренней, так и системной калибровки.

AD7858 является примером ИС ССД высокой степени интеграции (см. Рис.8.16). Устройство работает с однополярным питанием от +3В до +5.5В и рассеивает мощность всего 15 мВт. Разрешение составляет 12 разрядов, а максимальная частота выборок – 200 КГц. Входной мультиплексор можно конфигурировать либо на 8 однополярных входов, либо на 4 псевдодифференциальных. AD7858 требует наличия сигнала внешнего тактового генератора 4 МГц и начинает цикл преобразования по положительному перепаду импульса CONVST, который не требует фазирования с тактовой частотой генератора. Преобразование можно также инициировать программно, путем установки соответствующего бита в регистре управления.

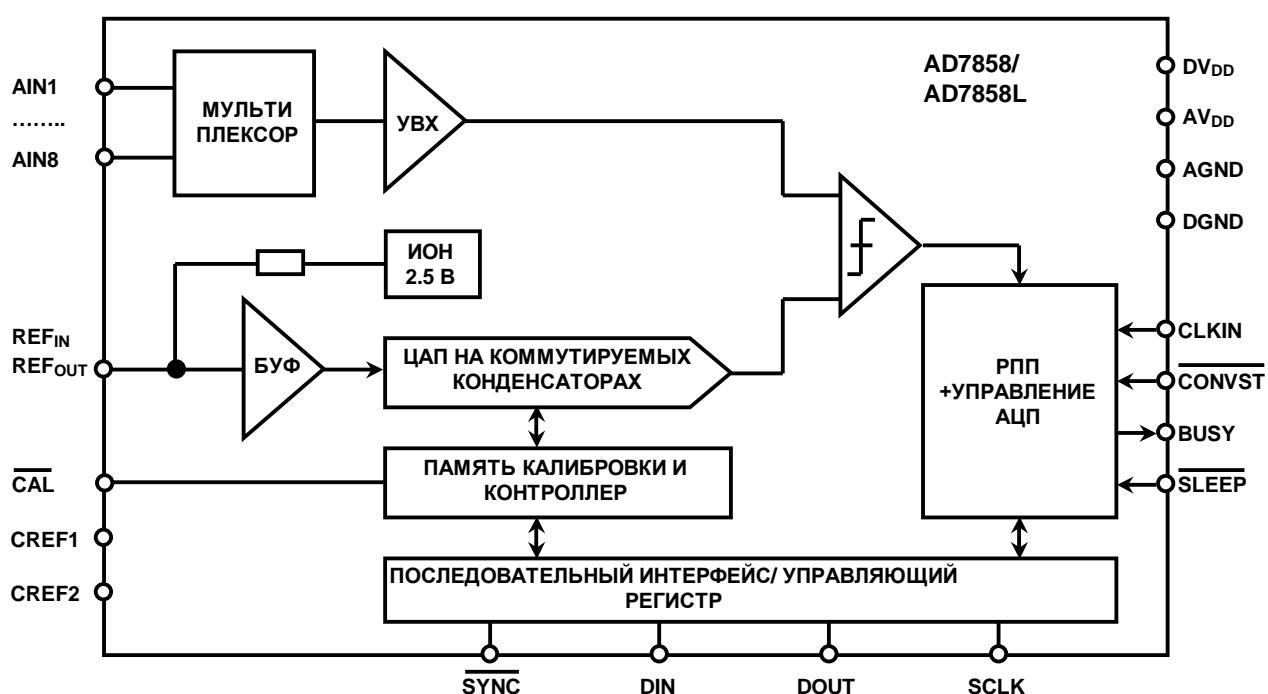


Рис.8.16. AD7858 -12-разрядный АЦП, 200 КГц, 8 каналов, с одним источником питания.

AD7858 содержит на кристалле опорный источник 2.5В (который можно подавить подключением внешнего источника) и диапазон входного напряжения лежит в пределах от 0 В до V_{REF} (напряжение опорного источника). Внутренний ЦАП выполнен на коммутируемых конденсаторах, и для того чтобы гарантировать стабильную работу во времени и по температуре, АЦП имеет режимы самокалибровки и системной калибровки. Последовательный порт ввода/вывода совместим с протоколами SPI, QSPI, 8051 и другими. AD7858L является экономичной (5.5 мВт) версией AD7858 и работает при максимальной частоте выборок до 100 КГц.

- ◆ 12-разрядов, 8 каналов, 200 КГц (AD7858) ,100 КГц (AD7858L)
- ◆ Наличие системной и самокалибровки с авто-калибровкой при подаче питания
- ◆ Автоматическое понижение мощности потребления после завершения преобразования (25 мВт)
- ◆ Низкая мощность потребления:
 - ◆ AD7858: 15 мВт (питание + 3 В)
 - ◆ AD7858L : 5.5 мВт (питание + 3В)
- ◆ Наличие гибкого последовательного интерфейса: 8051 / SPI / QSPI и др.
- ◆ 24-выводной корпус DIP, SOIC, SSOP
- ◆ AD7859, AD7859L: устройства с параллельным выходом, спецификации те же

Рис.8.17. Основные спецификации систем сбора информации AD7858/AD7858L.

Сигма-дельта АЦП.

Джеймс Брайант

Сигма-дельта аналого-цифровые преобразователи ($\Sigma\Delta$ АЦП) известны уже около 30 лет, однако, только последние успехи в технологии (сверхбольшие интегральные схемы, VLSI, с высокой плотностью упаковки) позволили производить их в виде недорогих монолитных ИС. В настоящее время они используются во многих приложениях, где требуются узкополосные АЦП низкой стоимости, с низкой потребляемой мощностью и высоким разрешением.

Существует бесконечное количество описаний архитектуры и теории работы $\Sigma\Delta$ АЦП, но большинство работ начинаются с труднопонимаемых интегралов и тем самым портится все дело. В Отделе по Применению фирмы Analog Devices, часто приходится сталкиваться с инженерами, которые не понимают теорию работы $\Sigma\Delta$ АЦП и убеждены, что из существующих работ это понять вообще невозможно ввиду большой сложности вопроса.

На самом же деле, не существует особых проблем для понимания принципа работы $\Sigma\Delta$ АЦП, стоит только отказаться от детальной математики. В этом разделе предпринята попытка пояснить данный вопрос. $\Sigma\Delta$ АЦП содержит весьма простую аналоговую электронику (компаратор, ключ, один или более интеграторов и цепи аналогового суммирования), и чрезвычайно сложную схему цифровой обработки сигналов. Эта схема состоит из цифрового процессора обработки сигналов (ЦПОС, DSP), который работает в качестве фильтра (обычно НЧ-фильтр). Для признания факта существования фильтра совсем не обязательно знать, как данный фильтр работает. Для понимания того, как работает $\Sigma\Delta$ АЦП, требуется детальное знание концепции передискретизации, формирования шума квантования, цифровой фильтрации и децимации.

- ◆ Низкая стоимость, высокое разрешение (до 24 разрядов) очень высокая дифференциальная линейность
- ◆ Низкая потребляемая мощность, но ограниченная полоса пропускания
- ◆ Основные концепции просты, но описательный математический аппарат сложен:
 - ◆ передискретизация
 - ◆ формирование шума квантования
 - ◆ цифровая фильтрация
 - ◆ децимация
- ◆ АЦП идеальны в приложениях нормирования сигналов с датчиков:
 - ◆ высокое разрешение
 - ◆ наличие режимов калибровки: самокалибровка, системная и автокалибровка

Рис.8.18. Сигма-дельта АЦП.

Рассмотрим метод передискретизации с анализом в частотной области. Там, где измерение по постоянному току имеет ошибку квантования $\frac{1}{2}MZR$, система с многократной выборкой имеет шум квантования. Идеальный N-разрядный АЦП с выборкой имеет среднеквадратичную величину (СКВ) шума квантования $q/\sqrt{12}$, равномерно распределенного внутри диапазона частот Найквиста от постоянного тока до $\frac{1}{2}f_s$ (где q - величина МЗР, а f_s - частота выборок), как показано на Рис.8.19А. Поэтому отношение сигнал/шум (С/Ш) при синусоидальном напряжении на входе с размахом на всю шкалу будет составлять $(6.02N+1.76)$ дБ.

Если АЦП не идеален, его шум будет больше, чем теоретический минимум шума квантования, и тогда его *эффективное разрешение* будет меньше, чем N-разрядов. Его действительное разрешение (часто известное, как эффективное число бит или *ENOB*) определится как:

$$ENOB = \frac{SNR - 1.76 \text{ дБ}}{6.02 \text{ дБ}}$$

Если взять частоту дискретизации много выше, Kf_s (см. Рис.8.19В), то шум квантования распределится в более широкой полосе частот: от постоянного тока до $Kf_s/2$. Если затем подать сигнал на низкочастотный цифровой фильтр, большая часть шума квантования будет исключена, а полезный сигнал будет передан без ослабления, таким образом, *ENOB* окажется улучшенным. Так выполняется амплитудно-цифровое преобразование высокого разрешения с помощью АЦП низкого разрешения. Коэффициент K обычно называется *коэффициентом передискретизации*.

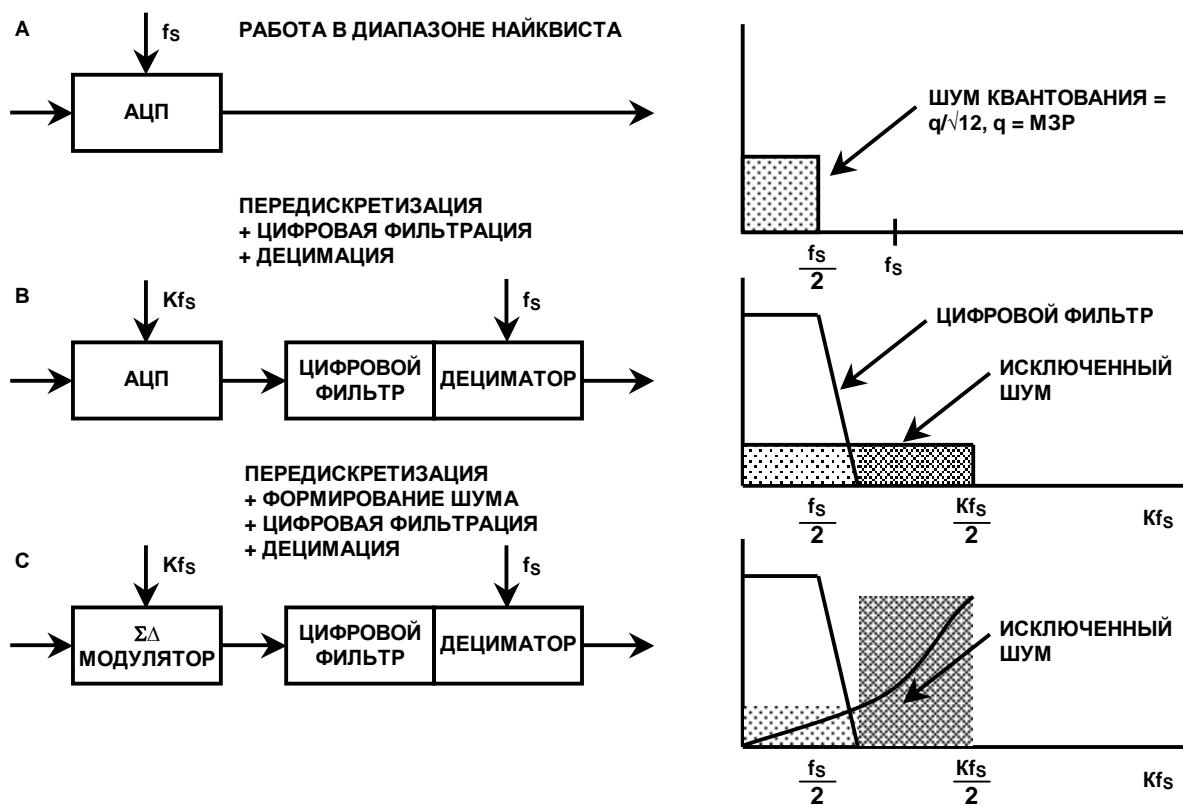


Рис.8.19. Передискретизация, цифровая фильтрация, формирование шума и децимация.

Поскольку цифровой фильтр на выходе сужает полосу частот, выходной поток данных может быть уменьшен по сравнению с частотой выборки (Kf_s), сохраняя, при этом, сигнал все еще удовлетворяющим критерию Найквиста. Это достигается путем пропускания каждого M -го результата выборки на выход и отбрасывая оставшиеся. Данный процесс известен как «децимация» с коэффициентом M . Несмотря на происхождение термина (*decem* означает десятый по-латински), M может принимать любую целочисленную величину, при условии, что выходной поток данных более чем в два раза превышает полосу сигнала. Децимация не означает потерю информации (см. Рис.8.19В).

Если использовать только передискретизацию для увеличения разрешения то, для того чтобы получить N -битное увеличение разрешения, необходима передискретизация с коэффициентом 2^{2N} . Для $\Sigma\Delta$ АЦП не нужны столь высокие коэффициенты передискретизации, поскольку АЦП не только ограничивает полосу пропускания сигнала, но также формирует шум квантования таким образом, что большая его часть попадает в полосу ослабления, как показано на Рис.8.19С.

Если взять одноразрядный АЦП (известный как компаратор), подать ему на вход сигнал интегратора и подать на вход интегратора сигнал просуммированный с выходом одноразрядного ЦАП, управляемого с выхода АЦП, то получим $\Sigma\Delta$ модулятор первого порядка, который показан на Рис.8.20. Добавив НЧ-фильтр и дециматор на выход модулятора, получим $\Sigma\Delta$ АЦП: причем, $\Sigma\Delta$ модулятор сформирует шум квантования таким образом, что большая его часть будет лежать в полосе подавления цифрового фильтра, и поэтому величина $ENOB$ будет много больше, чем та, которая бы ожидалась от простой передискретизации (с коэффициентом K).

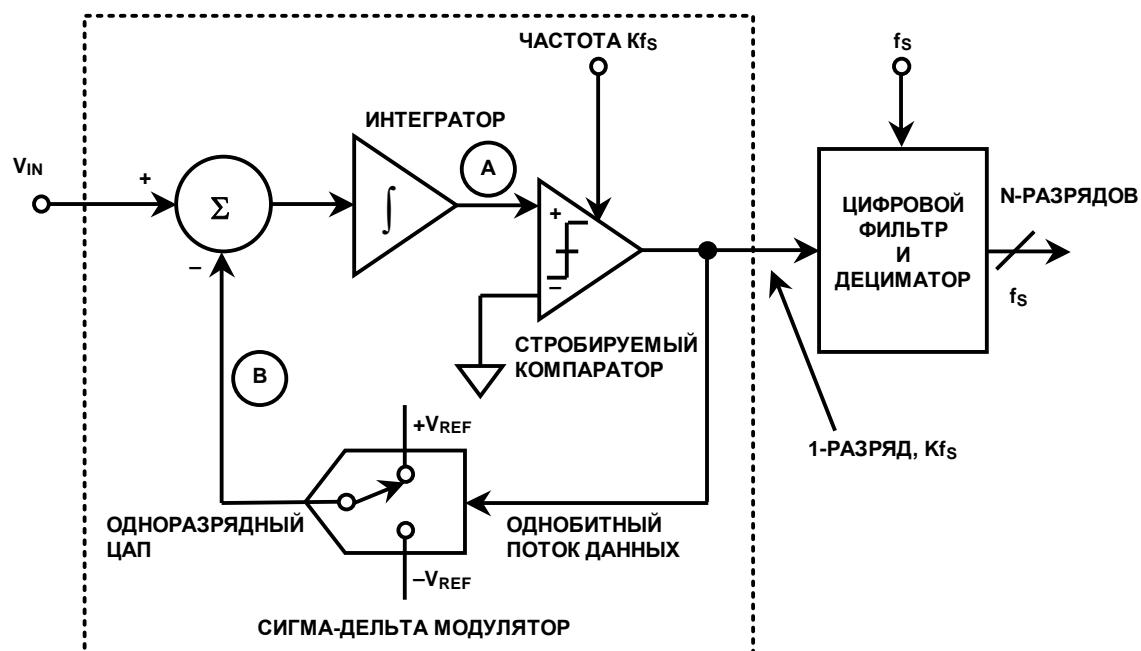


Рис.8.20. Сигма-дельта АЦП первого порядка.

Качественно $\Sigma\Delta$ АЦП работает следующим образом. Предположим, что на входе присутствует сигнал постоянного уровня V_{IN} . В точке A интегратор постоянно вырабатывает пилообразное напряжение попаременно положительной и отрицательной полярности. Выход компаратора возвращается обратно через однобитный ЦАП на вход суммирования в точку B . Петля отрицательной обратной связи с выхода компаратора через однобитный ЦАП в точку суммирования установит среднюю величину постоянного напряжения в точке B равную V_{IN} . Это предполагает, что среднее выходное напряжение ЦАП должно быть равно входному напряжению V_{IN} . Среднее выходное напряжение ЦАП определяется частотой следования логических единиц в потоке однобитных данных с выхода компаратора. По мере того, как входной сигнал увеличивается в сторону $+V_{REF}$ число «логических единиц» в потоке последовательных бит данных увеличивается, а число «логических нулей» уменьшается. Подобным образом по мере того, как сигнал

уменьшается в сторону $-V_{REF}$ число «логических единиц» в потоке последовательных бит данных уменьшается, а число «логических нулей» растет.

Из этих очень простых рассуждений следует, что средняя величина входного напряжения отражается в потоке последовательных бит с выхода компаратора. Цифровой фильтр и дециматор обрабатывают последовательный поток битов и дают конечные выходные данные.

Концепция формирования шумов лучше всего объясняется при рассмотрении данного процесса в частотной области, предполагая простую модель $\Sigma\Delta$ модулятора, как на Рис.8.21.

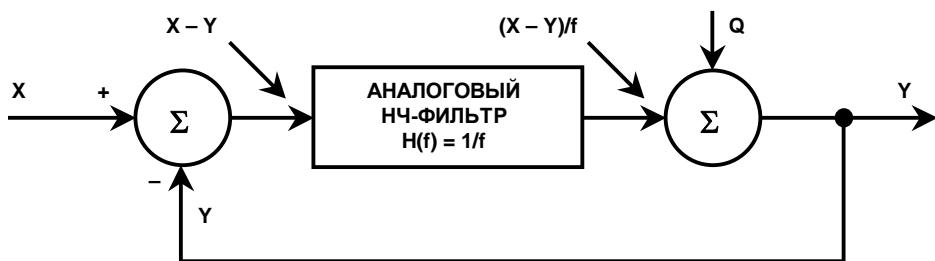


Рис.8.21. Упрощенная линеаризованная модель $\Sigma\Delta$ -модулятора в частотной области.

Интегратор в модуляторе представляет собой аналоговый НЧ-фильтр с функцией передачи: $H(f) = 1/f$. Данная функция передачи имеет амплитудный отклик, обратно пропорциональный входной частоте. Одноразрядное устройство квантования создает шум квантования Q , который вводится в выходной суммирующий блок. Пусть входной сигнал будет (X), а выходной ($-Y$), тогда сигнал с выхода сумматора должен быть $X - Y$. Он умножается на функцию передачи фильтра $1/f$, и результат пропускает на один из входов выходного сумматора. Тогда можно записать выражение для выходного напряжения Y как:

$$Y = \frac{1}{f}(X - Y) + Q$$

Данное выражение можно легко преобразовать и решить относительно Y в значениях X , f и Q :

$$Y = \frac{X}{f+1} + \frac{Q \cdot f}{f+1}$$

Отметим, что по мере того, как частота f приближается к нулю, выходное напряжение Y приближается к X при отсутствии шумовой компоненты. На более высоких частотах амплитуда сигнальной компоненты уменьшается, а шумовая компонента растет. На высокой частоте выходной сигнал состоит преимущественно из шума квантования. В сущности, аналоговый фильтр (интегратор) является для сигнала низкочастотным фильтром и высокочастотным фильтром для шума квантования. Таким образом, аналоговый фильтр выполняет функцию формирования шума в модуле $\Sigma\Delta$ модулятора.

Для данной входной частоты аналоговые фильтры высокого порядка обеспечивают более высокое ослабление. То же самое справедливо и для $\Sigma\Delta$ модуляторов, при условии, что будут приняты необходимые меры предосторожности.

Используя более одного каскада интегрирования и суммирования в $\Sigma\Delta$ модуляторе, можно получить формирование шума квантования более высокого порядка с еще

лучшими показателями *ENOB* для заданного коэффициента передискретизации, как показано на Рис.8.22 для сигма-дельта модуляторов первого и второго порядка.

Блок схема $\Sigma\Delta$ модулятора второго порядка показана на Рис.8.23. Предполагается, что $\Sigma\Delta$ АЦП третьего и более высоких порядков будут потенциально не стабильны для некоторых значений входного напряжения. Однако на основе современного анализа, использующего конечное значение усиления компаратора, показано, что это не обязательно так, но даже если нестабильность все-таки появится, то она не будет столь важной, поскольку обычно цифровой процессор обработки сигналов (ЦПОС) цифрового фильтра и дециматора опознает момент возникновения нестабильности и предпринимает соответствующие действия по ее ликвидации.

Рисунок 8.24 показывает соотношение между порядком $\Sigma\Delta$ модулятора и значением коэффициента передискретизации, необходимого для того, чтобы получить заданное соотношение С/Ш. Например, если коэффициент передискретизации равен 64, идеальная система второго порядка может обеспечить С/Ш около 80 дБ. Это предполагает, что эффективное число бит *ENOB* = 13. Хотя использование цифрового фильтра и дециматора может позволить получить любую желаемую точность, нет смысла подавать «во внешний мир» число разрядов более 13. Дополнительные биты выходных данных не несут полезной информации и «потонут» в шуме квантования, если специально не использовать методы пост-фильтрации.

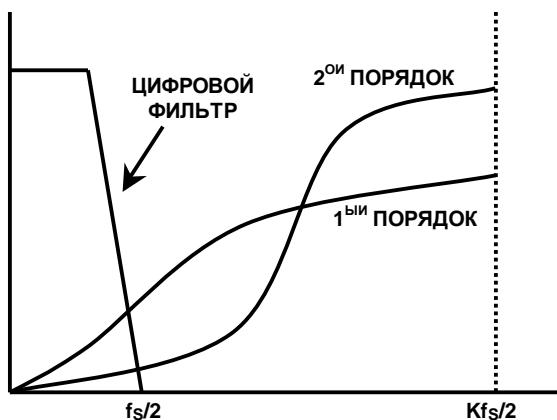


Рис.8.22. Формирование шума квантования с помощью $\Sigma\Delta$ модуляторов.

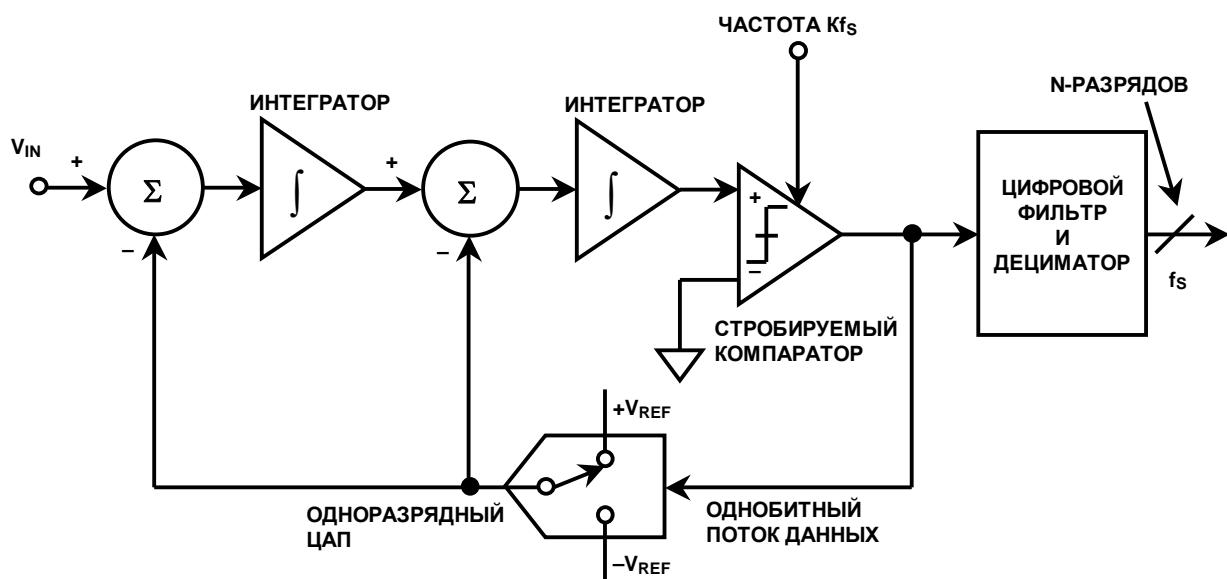


Рис.8.23. Сигма-дельта АЦП второго порядка.**Рис.8.24. Зависимость отношения сигнала-шум от коэффициента передискретизации для цепей первого, второго и третьего порядков.**

ΣΔ АЦП, описываемые до сих пор, включали в себя интеграторы, представляющие собой НЧ-фильтры, частотный диапазон которых начинается от постоянного тока. Таким образом, их шум квантования выталкивается в область более высоких частот. В настоящее время большинство коммерческих ΣΔ АЦП являются устройствами данного типа (хотя некоторые, предназначенные для использования в приложениях аудио- или телекоммуникации, содержат полосовой цифровой фильтр, а не низкочастотный, для того чтобы исключить любые смещения системы по постоянному току). Имеются ΣΔ АЦП с разрешением до 24 разрядов для приложений связанных с измерением на постоянном токе (семейство AD77XX), и с разрешением 18 разрядов для высококачественных приложений цифровой аудиотехники (AD1879).

Но не существует особой причины, по которой ΣΔ модуляторы должны быть НЧ-фильтрами, исключая тот факт, что традиционно АЦП рассматривались, как низкочастотные устройства, и что интеграторы создавать несколько проще, чем полосовые фильтры. Если заменить интеграторы в ΣΔ АЦП на полосовые фильтры, то шум квантования будет выталкиваться вверх и вниз по частотному диапазону, с тем чтобы создать область свободную от шумов в полосе пропускания данного полосового фильтра /1/. Если затем цифровой фильтр запрограммировать так, чтобы полоса его пропускания попадала в данную область, получим ΣΔ АЦП с полосовой характеристикой, а не с характеристикой НЧ-фильтра. Хотя изучение такой архитектуры находится в зачаточном состоянии, вероятно, АЦП такого типа будут идеальными для использования в приложениях, связанных с цифровыми радиоприемниками, медициной и других.

ΣΔ АЦП использует метод передискретизации, в котором простые аналоговые фильтры ΣΔ модулятора формируют шум квантования таким образом, чтобы отношение С/Ш в полосе пропускания было много больше, чем без формирования. Для того чтобы исключить шумы вне полосы пропускания, используются высококачественные цифровые фильтры с децимацией. Поскольку аналоговые цепи такого типа весьма просты и не требовательны к качеству составляющих компонентов, их можно создавать на основе процесса, применяемого при создании больших интегральных схем, который уже используется в реализации ЦПОС цифрового фильтра. Так как основной АЦП является одноразрядным (компаратор), данное устройство в целом обладает очень высокой линейностью.

Хотя детальный анализ $\Sigma\Delta$ АЦП использует очень сложную математику, основы работы данных АЦП можно понять без привлечения математического аппарата вообще. Для дальнейшего изучения вопросов, связанных с $\Sigma\Delta$ АЦП следует обратиться к /2/,/3/.

Измерительные низкочастотные ΣΔ АЦП высокого разрешения

AD7710, AD7711, AD7712, AD7713, AD7714, AD7730 и AD7731 являются представителями сигма-дельта преобразователей, предназначенных для выполнения прецизионных низкочастотных измерений. Они не дают пропущенных кодов при дискретности до 24 разрядов, и их эффективное разрешение доходит до 22.5 бит в зависимости от типа устройства, частоты модификации выходных данных, установленной полосы фильтра, программируемого коэффициента усиления, наличия пост-фильтрации и т.д. Все они содержат одинаковое $\Sigma\Delta$ ядро, а их основная разница состоит в конфигурации аналоговых входов, которые оптимизированы для обслуживания различных первичных преобразователей. Новейшие представители семейства, такие как AD7714, AD7730/AD7730L и AD7731/AD7731L предназначены и специфицированы для работы с одним источником питания.

Существуют 16-разрядные устройства подобного типа (AD7705, AD7706, AD7715), которые также работают с одним источником питания.

AD1555/AD1556 является 24-разрядным набором: $\Sigma\Delta$ модулятор/фильтр, специально предназначенным для создания ССД в приложениях сейсмологии. Данная комбинация обеспечивает динамический диапазон в 120 дБ. AD1555 содержит усилитель с программируемым усилением и $\Sigma\Delta$ модулятор 4 порядка. AD1555 дает на выходе последовательный поток однобитных данных для AD1556, который содержит цифровой фильтр и дециматор.

Вследствие высокого разрешения этих конверторов следует четко понимать эффект от действия шумов и как шумы влияют на работу АЦП. Данное обсуждение также справедливо для АЦП с низким разрешением, но оно особенно важно, когда вопрос касается 16-разрядных или более $\Sigma\Delta$ АЦП.

На Рис.8.25 показаны гистограммы распределения выходных кодов (амплитудные распределения) для типового АЦП с высоким разрешением, при центровке его входа относительно постоянного тока или земли. Если бы источники шумов отсутствовали, АЦП давал бы на выходе один и тот же код в независимости от того, сколько выборок было выполнено. Конечно, если случается, что вход АЦП находится в переходной зоне между двумя смежными кодами, тогда распределение «размазалось» бы между этими двумя кодами, но не более того. Наличие источников шума, однако, вызывает появление распределения кодов вокруг основного кода, как показано на диаграмме.

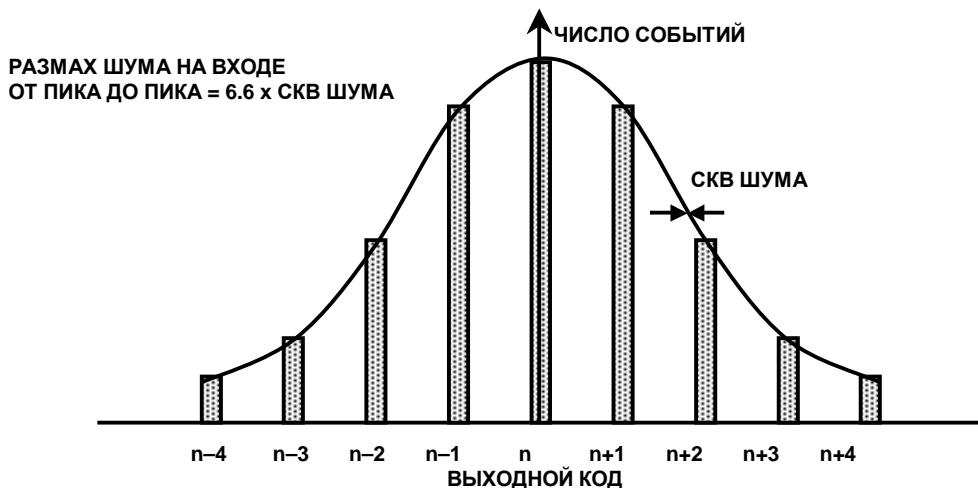


Рис.8.25. Гистограмма действия шума приведенного к входу, на АЦП с “заземленным входом”.

Этот шум АЦП создается сигналами паразитных наводок, компонентами, такими как резисторы (шум Джонсона) и активными устройствами, как ключи (kT/C шум). К тому же существует остаточный шум квантования, не подавленный до конца цифровым фильтром. Можно рассматривать, что полный шум является источником входного шума, который суммируется с входным сигналом на входе идеального АЦП без шумов. Он иногда называется *шумом приведенным к входу или эффективным входным шумом*. Распределение этого шума обычно является Гауссовым, и поэтому можно определять СКВ шума (т.е. стандартное отклонение распределения).

Для определения характеристик шума приведенного к входу приведем концепцию *эффективного разрешения*, которое иногда называется, как эффективное число бит (*ENOB*). Следует отметить, однако, что *ENOB* часто используется для описания динамики работы высокоскоростных АЦП с входными сигналами переменного тока, и не так часто для описания прецизионных низкочастотных ΣΔ АЦП.

Эффективное разрешение определяется следующим равенством:

$$\text{Эффективное разрешение} = \log_2 \left[\frac{\text{динамический диапазон (полная шкала)}}{\text{СКВ шум}} \right] \text{разрядов}$$

Разрешение по коду, «свободному от шумов» (разрешение без шумов) определяется:

$$\text{Разрешение без шумов} = \log_2 \left[\frac{\text{динамический диапазон (полная шкала)}}{\text{шум "от пика до пика"}} \right] \text{разрядов}$$

Шум от-пика-до-пика составляет приблизительно 6.6 раз от СКВ шума, таким образом, разрешение без шумов можно выразить как:

$$\text{Разрешение без шумов} = \log_2 \left[\frac{\text{динамический диапазон (полная шкала)}}{6.6 \times \text{СКВ шум}} \right] \text{разрядов}$$

Рис.8.26. Определение разрешения без шумов.

Таким образом, разрешение без шумов представляет собой максимальное число разрядов АЦП, которое еще можно использовать, получая однокодовое амплитудное распределение на выходе «без мерцаний кода», при подаче на вход напряжения постоянного уровня. В сказанном выше не утверждается, что остаточные коды младших разрядов бесполезны, сказанное определяет только способ определения амплитуды шума и соотнесения ее с разрешением АЦП. Стоит также отметить, что дополнительная внешняя пост-фильтрация и усреднение данных с выхода АЦП могут еще более уменьшить шум приведенный к входу и увеличить эффективное разрешение.

AD7730 является одним из последних представителей семейства AD77XX и показан на Рис.8.27. Этот АЦП специально предназначен для непосредственного подключения к датчикам мостового типа в приложениях, связанных с взвешиваниями. Устройство принимает сигналы низкого уровня непосредственно с измерительного моста и дает на выходе последовательные цифровые данные. Два буферизованных дифференциальных входа мультиплексируются и подаются на усилитель с программируемым усилением. Усилитель с программируемым усилением можно сконфигурировать для обслуживания дифференциальных входных сигналов одной полярности в четырех диапазонах от 0 до +10 мВ; от 0 до +20 мВ; от 0 до +40 мВ; от 0 до +80 мВ и дифференциальных биполярных входных сигналов в четырех диапазонах: ±10 мВ, ±20 мВ, ±40 мВ, ±80 мВ.

Максимально достижимое разрешение от-пика-до-пика (или разрешение без шумов) составляет 1 на 230000 событий, что приблизительно соответствует 18 разрядам. Следует отметить, что разрешение без шумов является функцией диапазона входного напряжения, частоты среза фильтра и частоты модификации выхода. Шум тем выше, чем меньше величина входного диапазона (величина усиления больше). Чем выше частота модификации выхода и связанный с ней частота среза, тем больше шум.

Аналоговые входы АЦП буферизованы, что позволяет использовать источники сигнала с относительно высоким импедансом. Оба аналоговых канала дифференциальные с величиной синфазного напряжения в пределах от $AGND$ -1.2 В до $AVDD$ -0.95 В. Вход опорного источника также дифференциальный и диапазон синфазного сигнала на нем лежит от $AGND$ до $AVDD$.

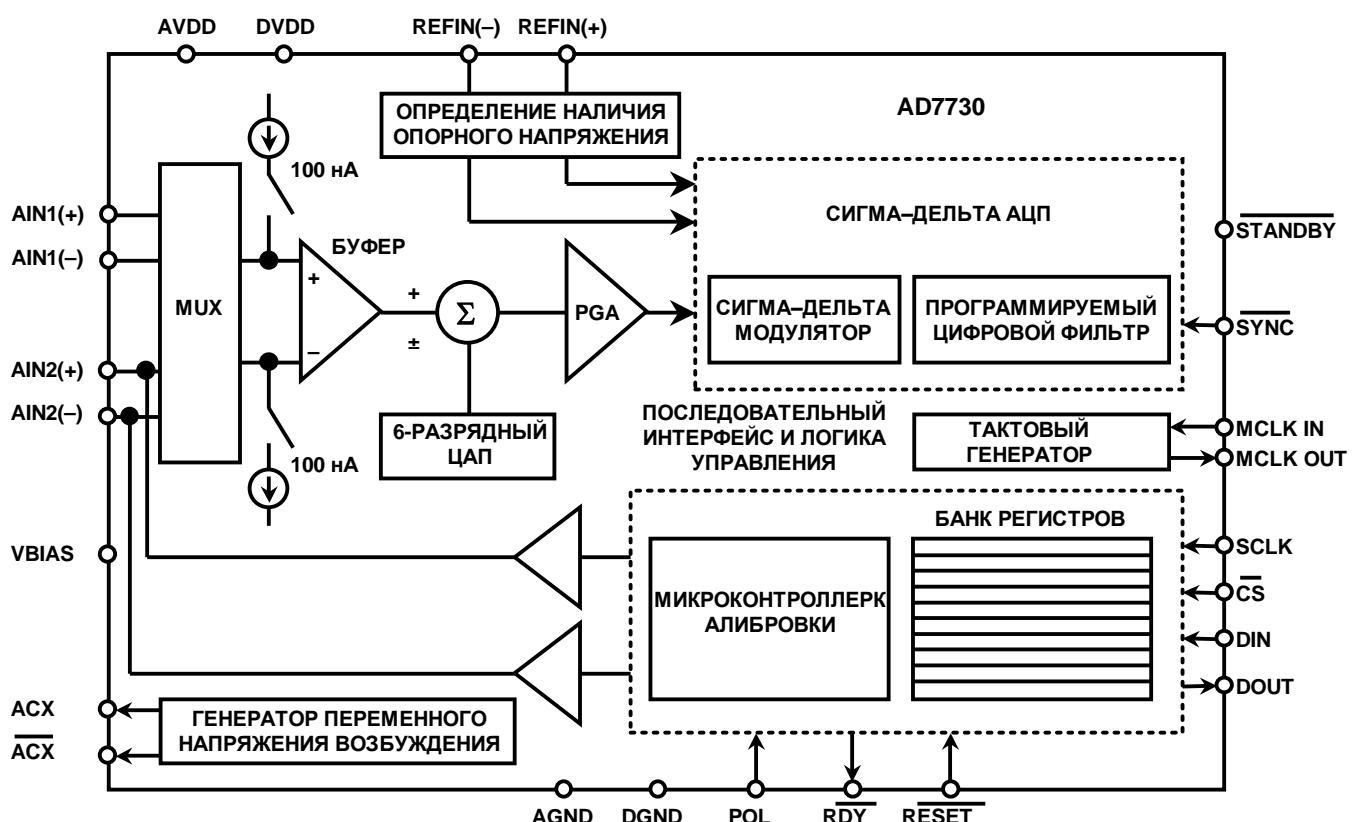


Рис.8.27. AD7730, АЦП с однополярным питанием для обслуживания мостовых датчиков.

6-разрядный ЦАП управляемся внутренними регистрами и может (при взвешивании) компенсировать вес тары (вес упаковки) со стороны аналогового входа до ± 80 мВ. Дискретность, связанная с функцией компенсации составляет 1.25 мВ при величине опорного источника 2.5 мВ и 2.5 мВ при величине 5 В. Выход программируемого усилителя подается на сигма-дельта модулятор и программируемый цифровой фильтр. Последовательный интерфейс можно сконфигурировать для 3-проводной работы; он совместим с микроконтроллерами и с цифровыми процессорами обработки сигналов. Микросхема AD7730 включает в себя режимы самокалибровки и системой калибровки и обладает дрейфом напряжения смещения менее 5 нВ/°C и дрейфом усиления менее 2 ppm/°C. Такая характеристика дрейфа достигается использованием режима прерывания, который по своей работе подобен процессу стабилизации в усилителе с прерыванием.

- ◆ Разрешение (на 80000 событий) от-пика-до-пика (16.5 разрядов) для входного диапазона ± 10 мВ
- ◆ Наличие режима прерывания для обеспечения малого смещения и дрейфа
- ◆ Дрейф смещения (режим прерывания разрешен): 5 нВ/ $^{\circ}$ С
- ◆ Дрейф усиления: 2 ppm/ $^{\circ}$ С
- ◆ Коэффициент ослабления синфазной помехи промышленной частоты: > 150 дБ
- ◆ Наличие двух каналов с программируемым усилением
- ◆ Наличие ЦАПа для компенсации смещение/веса (при взвешивании) тары
- ◆ Наличие режима быстрого восстановления выходного напряжения
- ◆ Наличие источника возбуждения внешнего датчика переменным током
- ◆ Наличие вариантов внутренней и системной калибровки
- ◆ Питание от одного источника +5 В
- ◆ Мощность рассеивания: 65 мВт (125 мВт для входного диапазона 10 мВ)
- ◆ Корпус: SOIC 24 вывода и TSSOP 24 вывода

Рис.8.28. Основные спецификации AD7730 .

Частота передискретизации AD7730 составляет 4.9152 МГц и частоту модификации выхода можно устанавливать от 50 Гц до 1200 Гц. Тактовая частота может быть внешней или получаться от внутреннего генератора путем подключения кварцевого резонатора на выводы MCLK IN и MCLK OUT микросхемы.

AD7730 может получать входные сигналы с мостового датчика, возбуждаемого постоянным напряжением. Он также может обрабатывать входные сигналы с мостового датчика, возбуждаемого переменным напряжением, путем использования внутренних сигналов возбуждения (ACX).

AD7730 содержит два генератора постоянного тока контроля целостности внешней цепи по 100 нА, один генератор подает ток с линии AVDD на вход AIN(+), а другой (равный первому) отбирает ток со входа AIN(-) на AGND. Эти токи переключаются на заданную пару аналоговых входов под управлением специального бита в регистре режима. Токи можно использовать для проверки работоспособности датчика на заданном канале до выполнения рабочих измерений на нем. Если генераторы включены и выходное напряжение получается равным полной шкале, тогда данный канал разомкнут (разорван); если измеряется 0 В, канал – короткозамкнут. Для выполнения рабочего измерения тестовые токи выключаются путем установки соответствующего бита в регистре режима в 0.

AD7730 содержит внутренний программируемый цифровой фильтр. Фильтр состоит из 2 секций: фильтра первого каскада и фильтра второго каскада. Первый каскад является НЧ-фильтром вида (sinc^3). Частота среза и скорость выдачи данных с фильтра программируется. Фильтр второго каскада имеет 3 режима работы. В нормальном режиме он представляет собой 22-элементный фильтр с конечным импульсным откликом (КИХ, FIR), обрабатывающий выходные сигналы фильтра первого каскада. Если на аналоговом входе идентифицируется ступенчатое изменение сигнала, фильтр второго каскада переходит во второй режим работы (быстрое восстановление - FASTStep™), в котором он выполняет усреднение по переменному массиву измерений, а после окончания переходных процессов возвращается в режим фильтра с конечным импульсным откликом. Третий режим работы фильтра (режим пропуска - SKIP mode) состоит в том, что фильтр полностью отключается и вся фильтрация осуществляется первым каскадом. Оба режима, быстрое восстановление и пропуск, можно разрешать или запрещать с помощью соответствующих бит регистра управления.

На Рис.8.29 показан полный частотный отклик для AD7730, когда фильтр второго каскада установлен в нормальный режим работы (КИХ-фильтр).

Данный отклик получен при разрешенном режиме прерывания, частоте модификации выходных данных 200 Гц и тактовой частоте 4.9152 МГц. Отклик показан для частот от постоянного тока до 100 Гц. Ослабление на частотах $50\text{Гц} \pm 1\text{ Гц}$ и $60\text{ Гц} \pm 1\text{ Гц}$ составляет более чем 88 дБ.

На Рис.8.30 показан отклик на ступенчатое изменение входного сигнала при разрешенном и запрещенном режиме быстрого восстановления. По вертикальной оси отложены величины кодов. По горизонтальной оси - количество слов выходных данных, которое требуется для того, чтобы произошло установление. Положительная ступенька на входе дается по пятому выходному слову данных. В нормальном режиме (быстрое восстановление запрещено) выходной сигнал достигает своей конечной величины после 23 выходного слова данных. При разрешенном быстрым восстановлении и разрешенном режиме прерывания выходные данные устанавливаются до конечной величины к 7 выходному слову данных. Между 7 и 23 словами выходных данных, режим быстрого восстановления дает установившийся результат, но с наличием дополнительных шумов по сравнению со специфицированным уровнем для условий нормальной работы. Он начинается с уровня шумов соответствующего режиму пропуска, и по мере увеличения массива усреднения, заканчивается уровнем специфицированного шума. Полное время установления, требуемое устройством для достижения специфицированного уровня шумов, одинаково как для режима с быстрым установлением, так и для нормального режима.

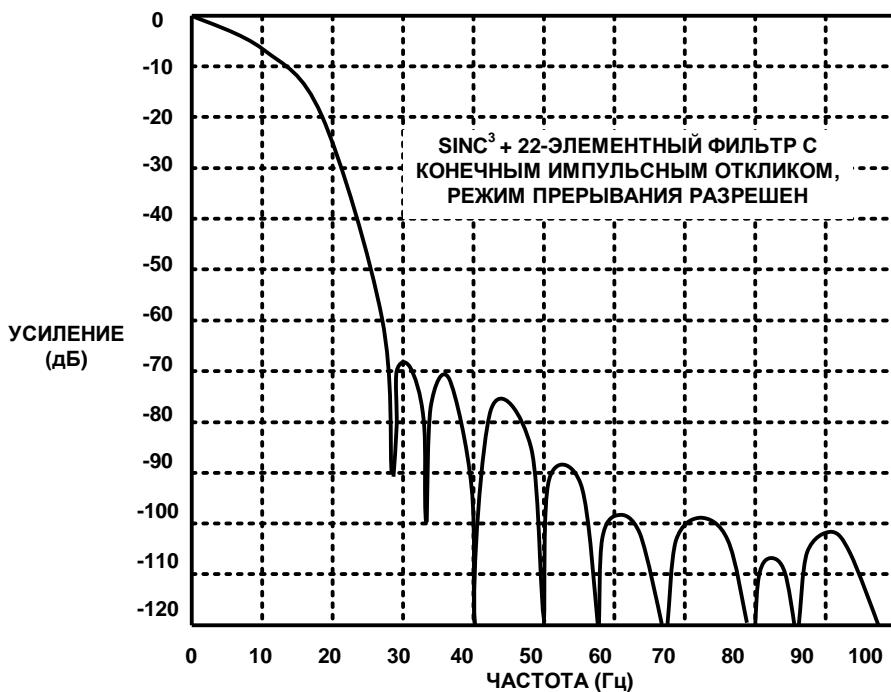


Рис.8.29. Частотный отклик цифрового фильтра AD7730.

Режим быстрого восстановления дает более раннее указание на то, где находится выходной канал и какова его новая величина. Это свойство весьма полезно в приложениях с взвешиванием по той причине, что дается наиболее раннее показание веса или в приложениях, где производится многоканальное сканирование, и где пользователь не должен ждать завершения процесса установления с тем, чтобы понять изменился или нет номер канала. Отметим, однако, что режим быстрого восстановления

практически не годен для приложений с мультиплексированием входов вследствие наличия избыточного шума.

Для мультиплексных приложений следует выполнять полный цикл перезарядки фильтра из 23 выходных слов данных всякий раз при переходе на новый канал измерения. Это дает фундаментальное условие использования $\Sigma\Delta$ АЦП в приложениях с мультиплексированием. Не существует причины, по которой $\Sigma\Delta$ АЦП не могут работать в данных приложениях, при условии, если внутреннему фильтру позволяют установиться полностью после переключения каналов.

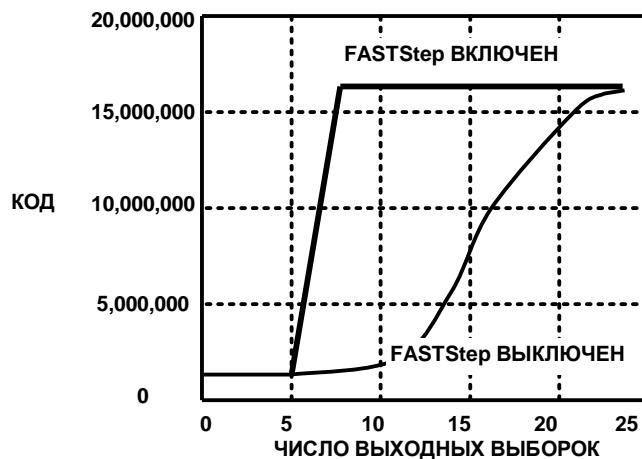


Рис.8.30. Время установления цифрового фильтра AD7730 с работой в режиме быстрого установления.

Режимы калибровки AD7730 показаны на Рис.8.31. Цикл калибровки можно инициировать в любой момент времени путем записи соответствующих бит в регистр режима. Калибровка исключает ошибки смещения и усиления устройства.

- ◆ Внутренняя калибровка 0 шкалы
 - ◆ требуется 22 выходных цикла ($CHP=0$ – прерывание выключено)
 - ◆ требуется 24 выходных цикла ($CHP=1$ – прерывание включено)
- ◆ Внутренняя калибровка верхнего предела шкалы
 - ◆ требуется 44 выходных цикла ($CHP=0$)
 - ◆ требуется 48 выходных циклов ($CHP=1$)
- ◆ Калибровка программируется с помощью регистра режима
- ◆ Калибровочные коэффициенты записываются в регистр калибровки
- ◆ Внешний микропроцессор может читать или записывать данные в регистр калибровочных коэффициентов

Рис.8.31. Режимы калибровки сигма-дельта АЦП AD7730.

AD7730 дает доступ пользователю к внутренним регистрам калибровки, позволяя внешнему микропроцессору считывать свои калибровочные коэффициенты и записывать новые из внешнего СППЗУ. Это дает микропроцессору возможность осуществлять больший контроль над проведением процедуры калибровки AD7730. Это также значит, что пользователь может проверять корректность выполнения калибровки устройством, сравнивая коэффициенты полученные после калибровки с предварительно записанными величинами в СППЗУ. Поскольку калибровочные коэффициенты получают путем

выполнения преобразования данного входного напряжения, точность калибровки может быть только такой, которая обеспечивается устройством по шумам в нормальном режиме работы.

Для увеличения точности рекомендуется калибровать устройство на минимально возможной частоте модификации выходных данных, т.е. там, где уровень шумов наименьший. Коэффициенты полученные при любой частоте модификации данных корректны для любых других частот модификации данных на выходе. Схема калибровки на минимальной частоте модификации выходных данных в действительности означает, что длительность интервала калибровки достаточно велика.

AD7730 требует внешнего источника опорного напряжения, тем не менее, в качестве такого источника можно использовать источник питания, если измерения производятся относительным образом, как показано на Рис.8.32. В такой конфигурации выходное напряжение измерительного моста прямо пропорционально напряжению возбуждения, которое также используется в качестве напряжения опорного источника для AD7730.

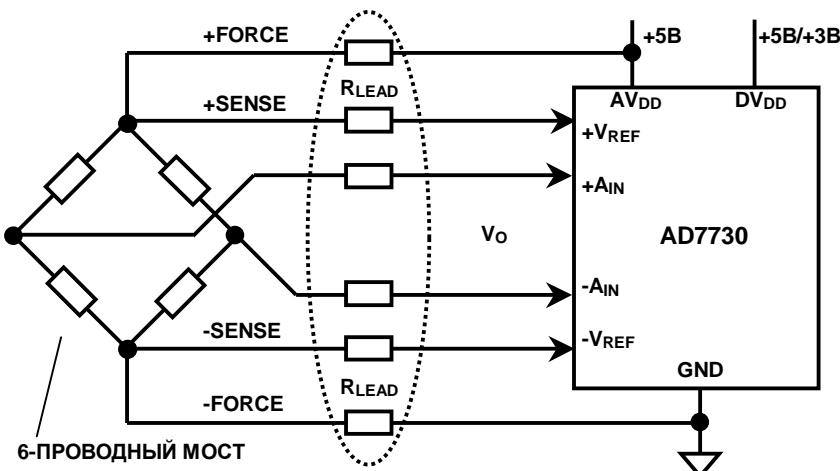


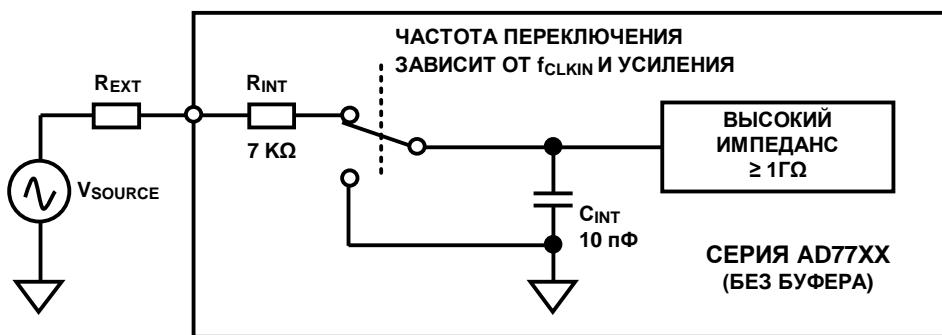
Рис.8.32. AD7730 в приложении к мостовым датчикам (упрощенная схема).

Изменения напряжения источника питания не влияют на точность измерения. Напряжение на чувствительных выходах моста используются в качестве опорного для AD7730 с тем, чтобы исключить ошибки вызванные падением напряжения на сопротивлениях соединительных проводников.

AD7730 содержит входной буфер с высоким импедансом, который отделяет аналоговые входы от коммутационных элементов усилителя и сигма-дельта модулятора. Поэтому не требуется специальных мер для буферизации внешних аналоговых входов. Однако другие представители семейства AD77XX либо не имеют входного буфера, либо, если он включен в состав микросхемы, его можно отключать или включать под управлением программы. Отключение буфера несколько улучшает шумовые характеристики устройства. Эквивалентная схема входа устройства семейства AD77XX без входного буфера показана на Рис.8.33. Входной ключ переключается между конденсатором выборки 10 пФ и землей. Сопротивление входного мультиплексора во включенном состоянии R_{INT} , составляет 7 К Ω . Частота переключения зависит от тактовой частоты на входе и от величины усиления программируемого усилителя. Если конвертор работает с 20-разрядной точностью, внутренний конденсатор 10 пФ, C_{INT} , должен заряжаться до 20-разрядной точности за промежуток времени, в течение которого ключ подключает конденсатор к входу. Данный интервал составляет половину периода переключения сигнала (скважность 50%). Входная постоянная времени RC (резистор 7К Ω)

и емкость выборки 10 пФ) составляет 70 нс. Если заряд должен производится до 20-разрядной точности, конденсатор должен заряжаться в течение 14 постоянных времени, или 980 нс.

Любой внешний резистор последовательный с входом увеличит эту постоянную времени. Существуют таблицы, приводимые в технических описаниях различных устройств семейства AD77XX, которые дают максимально допустимые величины R_{EXT} для получения заданной точности. Следует руководствоваться данными этих таблиц, если сопротивление внешнего источника будет более нескольких К Ω .



- ♦ Наличие R_{EXT} увеличивает время заряда C_{INT} и может привести к ошибке усиления
- ♦ Время заряда зависит от частоты выборок на входе и установки усиления программируемого усилителя
- ♦ Для обеспечения требуемой точности необходимо обращаться к техническим описаниям данного АЦП для получения допустимых величин R_{EXT}
- ♦ Некоторые АЦП семейства AD77XX содержат внутренний буфер, который отделяет вход от цепей коммутации

Рис.8.33. Подключение к небуферизованным входам ΣΔ АЦП семейства AD77XX.

Одновременная выборка нескольких каналов является относительно общей задачей для систем сбора данных. Если ΣΔ АЦП используются так, как показано на Рис.8.34, то их выходы должны быть синхронизованы. Хотя входы выбираются в один и тот же момент времени с частотой Kf_s , частота модификации выходных данных после децимации f_s обычно получается внутри каждого АЦП индивидуально путем деления входной частоты выборки в K раз. По этой причине выходные данные следует синхронизировать с одной и той же внешней тактовой частотой f_s . Для этой цели можно использовать вход $SYNC$.

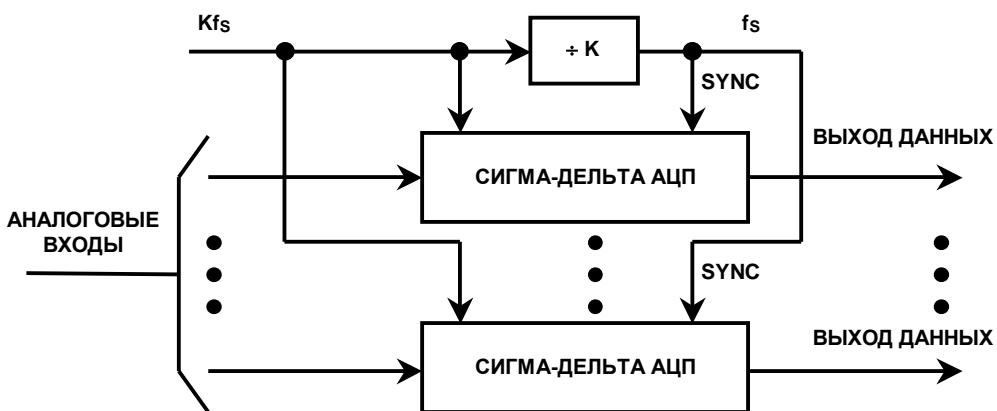


Рис.8.34. Синхронизация нескольких сигма-дельта АЦП в приложениях с одновременной выборкой.

Изделия, такие как AD7716 содержат несколько сигма-дельта АЦП на одном кристалле ИС и автоматически обеспечивают взаимную синхронизацию. AD7716 содержит четыре $\Sigma\Delta$ АЦП с разрешением до 22 разрядов и входной частотой передискретизации 570 КГц. Функциональная диаграмма AD7716 показана на Рис.8.35, а основные характеристики на Рис.8.36. Частота среза цифровых фильтров (которую можно изменить во время работы, но только за счет потери части данных в течение короткого интервала времени, пока фильтры сбрасываются) программируется путем записи данных в регистр управления. Частота модификации выходных данных зависит от выбранной частоты среза. Для минимизации дрейфа входного напряжения смещения AD7716 содержит режим авто-обнуления.

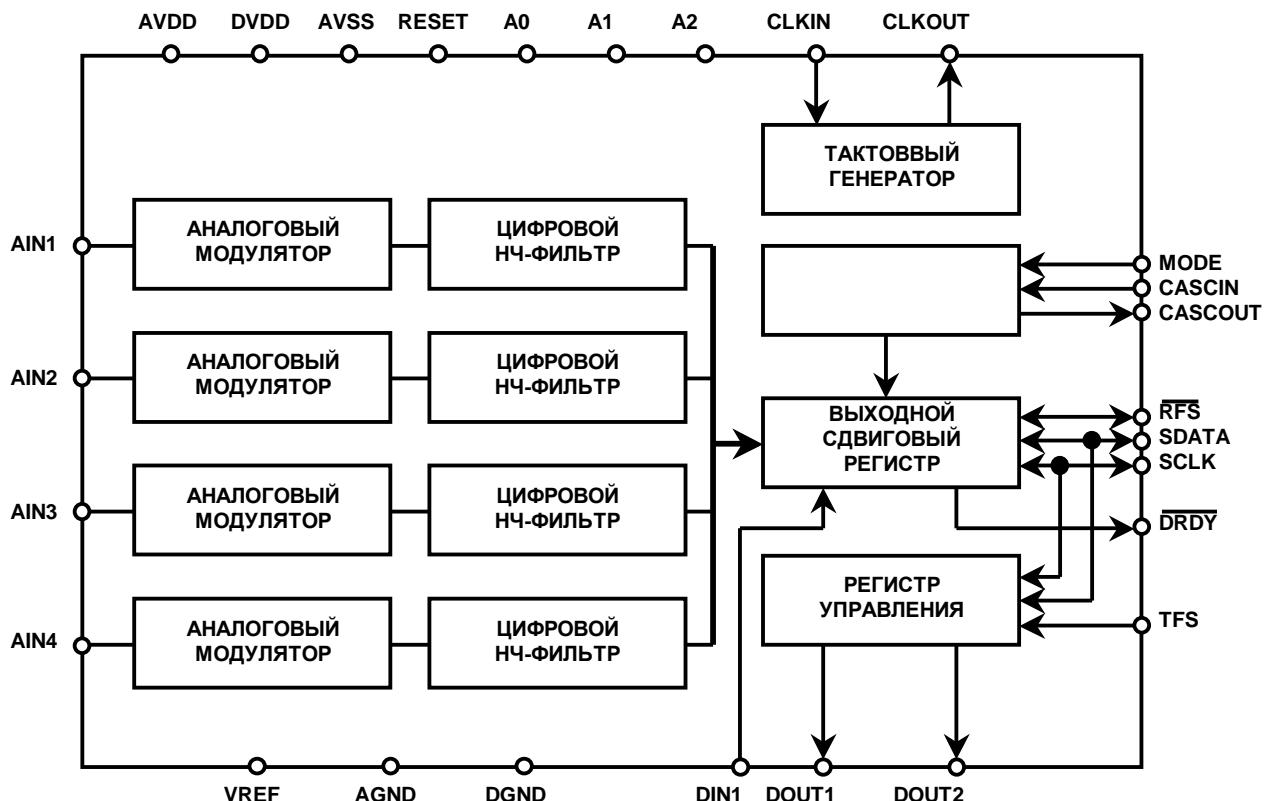


Рис.8.35. Многоканальный сигма-дельта АЦП AD7716.

- ◆ 4 входных канала, с разрешением до 22 разрядов
- ◆ Сигма-дельта архитектура с частотой передискретизации 570 КГц
- ◆ Наличие встроенного НЧ-фильтра, с программируемой частотой среза от 36.5 Гц до 584 Гц
- ◆ Последовательный интерфейс ввода/вывода
- ◆ Источник питания ± 5 В
- ◆ Мощность рассеяния 50 мВт

Рис.8.36. Основные спецификации AD7716.

Применение ΣΔ АЦП в измерителях мощности

В то время как электромеханические счетчики электроэнергии популярны уже в течение более чем 50 лет, применение интегральных счетчиков энергии обеспечивает большую точность и гибкость. Что особенно немаловажно, интегральные счетчики, будучи правильно сконструированными, имеют более длительный период жизни. Преобразователь произведения двух входных величин в частоту AD7750 является первым представителем семейства интегральных схем, предназначенных для применения в электрических счетчиках.

Сначала следует рассмотреть основы измерения мощности (см. Рис.8.37). Мгновенное значение напряжения переменного тока задается выражением $v(t) = V \times \cos(\omega t)$, а ток (предполагая, что он находится в фазе с напряжением) выражением $i(t) = I \times \cos(\omega t)$. Мгновенная мощность является произведением $v(t)$ и $i(t)$:

$$p(t) = V \times I \times \cos^2(\omega t)$$

используя тригонометрические функции, $2\cos^2(\omega t) = 1 + \cos(2\omega t)$,

$$p(t) = \frac{V \times I}{2} [1 + \cos(2\omega t)] = \text{мгновенная мощность}$$

Активная мгновенная мощность представляет собой среднюю величину $p(t)$. Можно показать, что вычисление мгновенной активной мощности подробным образом даст точные результаты, даже если ток находится не в фазе с напряжением (т.е. коэффициент мощности не 1). По определению, коэффициент мощности равен $\cos \theta$, где θ представляет собой фазовый угол между напряжением и током. Оно также даст правильную величину активной мощности, если форма сигнала отлична от синусоидальной.

- ◆ $v(t) = V \times \cos(\omega t)$ (мгновенное напряжение)
- ◆ $i(t) = I \times \cos(\omega t)$ (мгновенный ток)
- ◆ $p(t) = V \times I \times \cos^2(\omega t)$ (мгновенная мощность)
- ◆ $p(t) = \frac{V \times I}{2} [1 + \cos(2\omega t)]$

Рис.8.37. Основы измерения мощности.

AD7750 реализует эти вычисления, и блок-схема ИС приводится на Рис.8.38. Устройство имеет два входа. Разность напряжений между $V1+$ и $V1-$ представляет собой напряжение, соответствующее мгновенной величине тока. Его обычно получают с небольшого трансформатора, включенного последовательно в силовую линию (токовый трансформатор). AD7750 имеет архитектуру с коммутируемым конденсатором, что позволяет обрабатывать биполярные входные аналоговые сигналы при наличии

однополярного питания +5В. Входное напряжение проходит через усилитель с ПУ, усиление можно установить 1 или 16. При усилении 16 в цепь измерения тока вносится малая величина импеданса. Выход усилителя подается на 16-разрядный сигма-дельта модулятор 2-го порядка, осуществляющий выборку сигнала с частотой 900 КГц.

Поток последовательных бит с модулятора пропускается через цифровой ВЧ-фильтр. Для того, что исключить любые компоненты постоянного тока. ВЧ-фильтр дает фазовое опережение на частоте 50 Гц в 2.58°. Для того, чтобы ликвидировать разницу фазовых углов между обоими каналами, в цепь сигнала вводится фиксированная задержки 143 мсек. Поскольку время задержки фиксировано, то если используется другая частота отличная от 50 Гц, потребуется внешняя компенсация фазы. Существует несколько способов такой компенсации, и они детально рассмотрены в техническом описании AD7750.

Разность напряжений между V_{2+} и V_{2-} представляет собой входное напряжение (масштабированное к входному диапазону AD7750). Оно проходит через усилитель с усилением 2 и второй сигма-дельта модулятор. Выходные напряжение и ток затем умножаются цифровым образом, что дает *мгновенную мощность*.

Мгновенная активная мощность получается затем путем пропускания мгновенной мощности через цифровой НЧ-фильтр. Низкочастотные выходные сигналы F_1 и F_2 образуются путем накопления данной мгновенной мощности. Выходы F_1 и F_2 подают два импульса отрицательной полярности с переменной частотой следования. Низкая частота следования выходных импульсов означает существование длительного интервала времени накопления между выходными импульсами. Поэтому выходная частота пропорциональна *средней активной мощности*. Среднюю активную мощность можно, в свою очередь, накапливать (с помощью электромеханического счетчика или двухфазного шагового двигателя), для того чтобы измерять количество потребленной активной энергии. Длительность импульса составляет 275 мс. Частота следования импульсов лежит в пределах от 0 Гц до 14 Гц.

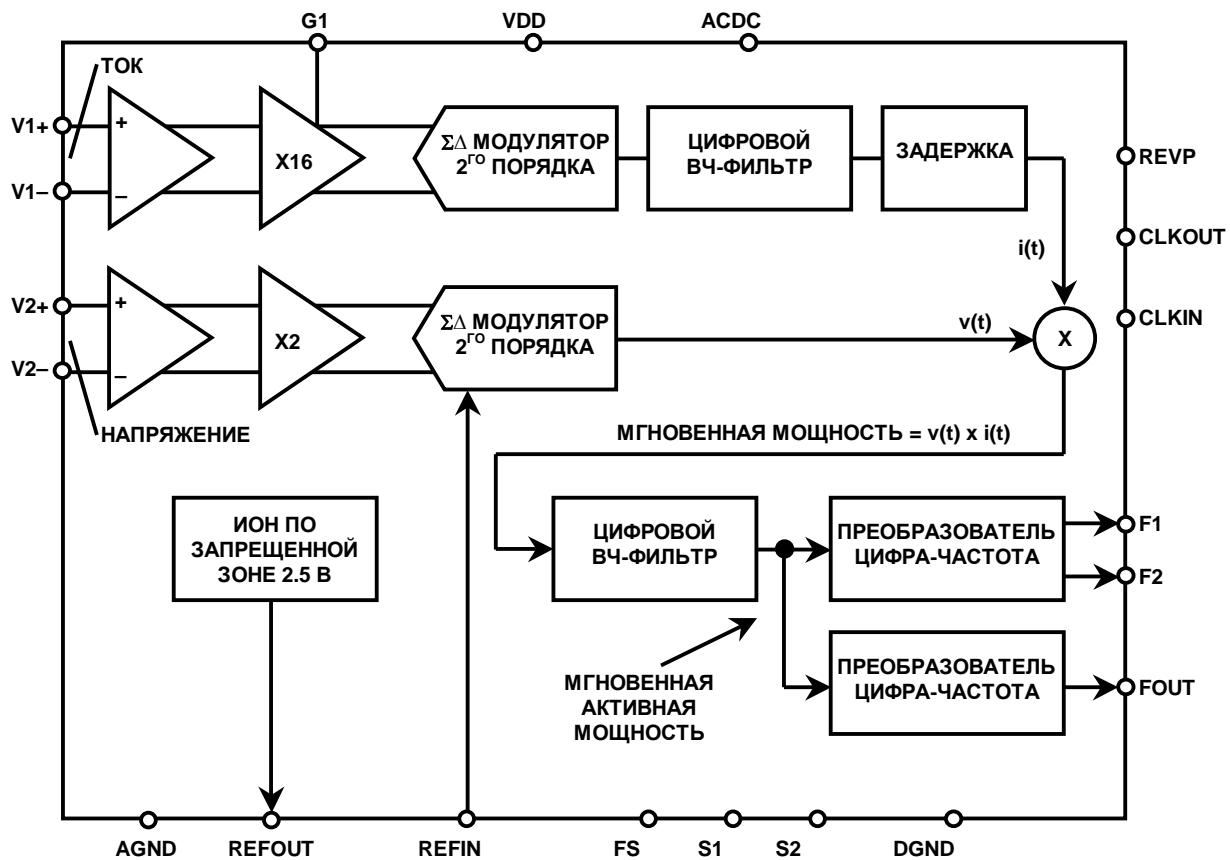


Рис.8.38. Преобразователь произведения двух входных величин в частоту AD7750.

Выход *REVP* (обратная полярность) управляет светодиодом и становится активным (положительным), когда измеренная мощность становится отрицательной (когда сигналы напряжения и тока сдвинуты на 180° , находятся в противофазе). Это обычно является указанием неправильного подключения входов.

AD7751 электрического счетчика работает точно также, как AD7750, но обладает лучшими рабочими характеристиками. ИС имеет встроенные цепи определения сбоев в токовых мониторах, как фазной линии, так и нейтрали. Сбой идентифицируется тогда, когда эти токи разняются более чем на 12.5%, тогда счет продолжается с использованием большего из двух токов.

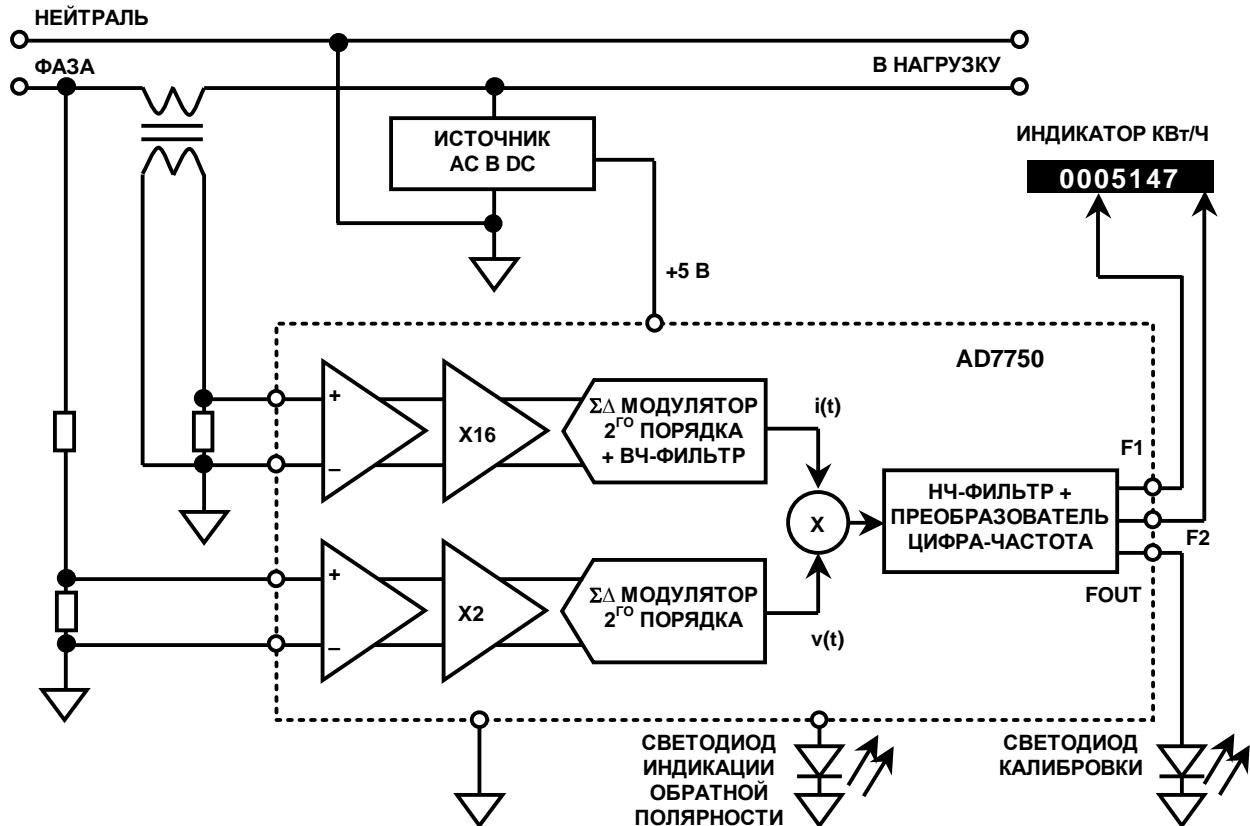


Рис.8.39. Приложение для AD7750 в однофазном счетчике электроэнергии (упрощенная схема).

Литература

1. S. A. Jantzi, M. Snelgrove & P. F. Ferguson Jr., *A 4th-Order Bandpass Sigma-Delta Modulator* IEEE Journal of Solid State Circuits, Vol. 38, No. 3, March 1993, pp.282-291.
2. *System Applications Guide*, Analog Devices, Inc., 1993, Section 14.
3. *Mixed Signal Design Seminar*, Analog Devices, Inc., 1991, Section 6.
4. *AD77XX-Series Data Sheets*, Analog Devices, <http://www.analog.com>
5. *Linear Design Seminar*, Analog Devices, Inc., 1995, Section 8.
6. J. Dattorro, A. Charpentier, D. Andreas, *The Implementation of a One-Stage Multirate 64:1 FIR Decimator for use in One-Bit Sigma-Delta A/D Applications*, AES 7th International Conference, May 1989.
7. W.L. Lee and C.G. Sodini, *A Topology for Higher-Order Interpolative Coders*, ISCAS PROC. 1987.
8. P.F. Ferguson, A. Ganesan, R.W. Adams, *One Bit Higher Order Sigma-Delta A/D Converters*, ISCAS PROC. 1990, Vol. 2, pp. 890-893.
9. R. Koch, B. Heise, F. Eckbauer, E. Engelhardt, J. Fisher, F. Parzefall, *A 12-bit Sigma-Delta Analog-to-Digital Converter with a 15MHz Clock Rate*, IEEE Journal of Solid-State Circuits, Vol. SC-21, No. 6, December 1986.

10. Wai Laing Lee, *A Novel Higher Order Interpolative Modulator Topology for High Resolution Oversampling A/D Converters*,
MIT Masters Thesis, June 1987.
11. D.R. Welland, B.P. Del Signore, E.J. Swanson, *A Stereo 16-Bit Delta-Sigma A/D Converter for Digital Audio*,
J. Audio Engineering Society, Vol. 37, No. 6, June 1989, pp. 476-485.
12. R. W. Adams, *Design and Implementation of an Audio 18-Bit Analog-to-Digital Converter Using Oversampling Techniques*,
J. Audio Engineering Society, Vol. 34, March 1986, pp. 153-166.
13. B. Boser and Bruce Wooley, *The Design of Sigma-Delta Modulation Analog-to-Digital Converters*,
IEEE Journal of Solid-State Circuits, Vol. 23, No. 6, December 1988, pp. 1298-1308.
14. Y. Matsuya, et. al., *A 16-Bit Oversampling A/D Conversion Technology Using Triple-Integration Noise Shaping*,
IEEE Journal of Solid-State Circuits, Vol. SC-22, No. 6, December 1987, pp. 921-929.
15. Y. Matsuya, et. al., *A 17-Bit Oversampling D/A Conversion Technology Using Multistage Noise Shaping*,
IEEE Journal of Solid-State Circuits, Vol. 24, No. 4, August 1989, pp. 969-975.
16. P. Ferguson, Jr., A. Ganesan, R. Adams, et. al., *An 18-Bit 20-kHz Dual Sigma-Delta A/D Converter*,
ISSCC Digest of Technical Papers, February 1991.
17. Steven Harris, *The Effects of Sampling Clock Jitter on Nyquist Sampling Analog-to-Digital Converters and on Oversampling Delta Sigma ADCs*,
Audio Engineering Society Reprint 2844 (F-4), October, 1989.
18. Max W. Hauser, *Principles of Oversampling A/D Conversion*,
Journal Audio Engineering Society, Vol. 39, No. 1/2, January/February 1991, pp. 3-26.
19. *Designing a Watt-Hour Energy Meter Based on the AD7750*, AN-545,
Analog Devices, Inc., <http://www.analog.com>
20. Daniel H. Sheingold, *Analog-Digital Conversion Handbook*,
Third Edition, Prentice-Hall, 1986.

